

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Shunpei YAMAZAKI et al.
Serial No. : Not assigned yet
Filed : March 20, 2001
Title : ELECTRONIC DEVICE

Art Unit : Unknown
Examiner : Unknown



Commissioner for Patents
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application: Japan Application No. 2000-080973 filed March 22, 2000.

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: March 20, 2001

William D. Hare
William D. Hare
Reg. No. 44,739

Fish & Richardson P.C.
601 Thirteenth Street, NW
Washington, DC 20005
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

J1040 U.S. PTO
09/811837
03/20/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日

Date of Application:

2000年 3月22日

願 番 号

Application Number:

特願2000-080973

願 人

Applicant(s):

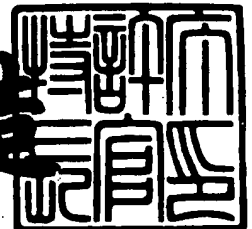
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 1月26日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 P004790

【提出日】 平成12年 3月22日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小山 潤

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 優

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子機器

【特許請求の範囲】

【請求項 1】

表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、

前記表示部は受動素子を有しており、

前記操作キーは L E D を有しており、

前記 L E D によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 2】

請求項 1 において、前記受動素子は E L もしくは液晶を有することを特徴とする電子機器。

【請求項 3】

表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、

前記表示部は E L 素子を有しており、

前記操作キーは液晶を有しており、

前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 4】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は E L 素子を有しており、

前記操作キーはＬＥＤを有しており、

前記ＬＥＤによって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項５】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第１のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第２のパネルと、

を有し、電話として機能する電子機器であって、

前記第１のパネルと前記第２のパネルは接続されており、

前記第１のパネルと前記第２のパネルの間の角度は任意に変えることができ、

前記表示部はＥＬ素子を有しており、

前記操作キーは液晶を有しており、

前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項６】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第１のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第２のパネルと、

を有し、電話として機能する電子機器であって、

前記表示部はＥＬ素子を有しており、

前記操作キーはＬＥＤを有しており、

前記第１のパネルと前記第２のパネルは接続されており、

前記第１のパネルと前記第２のパネルの間の角度は任意に変えることができ、

前記ＬＥＤによって表示される画像は、前記角度によって向きが切り替わることを特徴とする電子機器。

【請求項７】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第１のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記表示部は E L 素子を有しており、

前記操作キーは液晶を有しており、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記液晶によって表示される画像は、前記角度によって向きが切り替わることを特徴とする電子機器。

【請求項 8】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は複数の画素を有しており、

前記複数の画素は、フォトダイオードと、E L 素子と、スイッチング用 T F T と、E L 駆動用 T F T と、リセット用 T F T と、バッファ用 T F T と、選択用 T F T とをそれぞれ有しており、

前記スイッチング用 T F T 及び前記 E L 駆動用 T F T は、前記 E L 素子の発光を制御しており、

前記 E L 素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、

前記フォトダイオード、前記リセット用 T F T、前記バッファ用 T F T 及び選択用 T F T は、前記フォトダイオードに照射された光から画像信号を生成し、

前記操作キーは L E D を有しており、

前記 L E D によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 9】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は複数の画素を有しており、

前記複数の画素は、フォトダイオードと、 E L 素子と、スイッチング用 T F T と、 E L 駆動用 T F T と、リセット用 T F T と、バッファ用 T F T と、選択用 T F T とをそれぞれ有しており、

前記スイッチング用 T F T 及び前記 E L 駆動用 T F T は、前記 E L 素子の発光を制御しており、

前記 E L 素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、

前記フォトダイオード、前記リセット用 T F T、前記バッファ用 T F T 及び選択用 T F T は、前記フォトダイオードに照射された光から画像信号を生成し、

前記操作キーは液晶を有しており、

前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 1 0】

請求項 1 乃至請求項 9 のいずれか 1 項において、前記 E L 素子は陽極と、陰極と、前記陽極と前記陰極の間に設けられた E L 層とを有しており、前記 E L 層の外部量子効率 は 1 0 % 以上であることを特徴とする電子機器。

【請求項 1 1】

請求項 1 乃至請求項 1 0 のいずれか 1 項において、前記 E L 素子の発光強度の

最大値が 2 5 1 m/W 以上であることを特徴とする電子機器。

【請求項 1 2】

表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 2 の E L 素子によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 1 3】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 2 の E L 素子によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 1 4】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、
前記第 2 の E L 素子によって表示される画像は、前記角度によって向きが切り替わることを特徴とする電子機器。

【請求項 1 5】

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、
を有し、電話として機能する電子機器であって、
前記第 1 のパネルと前記第 2 のパネルは接続されており、
前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、
前記表示部は複数の画素を有しており、
前記複数の画素は、フォトダイオードと、第 1 の E L 素子と、スイッチング用 T F T と、E L 駆動用 T F T と、リセット用 T F T と、バッファ用 T F T と、選択用 T F T とをそれぞれ有しており、
前記スイッチング用 T F T 及び前記 E L 駆動用 T F T は、前記第 1 の E L 素子の発光を制御しており、
前記第 1 の E L 素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、
前記フォトダイオード、前記リセット用 T F T、前記バッファ用 T F T 及び選択用 T F T は、前記フォトダイオードに照射された光から画像信号を生成し、
前記操作キーは第 2 の E L 素子を有しており、
前記第 2 の E L 素子によって表示される画像は、向きが切り替わることを特徴とする電子機器。

【請求項 1 6】

請求項 1 2 乃至請求項 1 5 のいずれか 1 項において、前記第 1 の E L 素子は陽極と、陰極と、前記陽極と前記陰極の間に設けられた E L 層とを有しており、前記 E L 層の外部量子効率 $\geq 10\%$ であることを特徴とする電子機器。

【請求項 1 7】

請求項 1 2 乃至請求項 1 6 のいずれか 1 項において、前記第 1 の E L 素子の発光強度の最大値が 2 5 1 m/W 以上であることを特徴とする電子機器。

【請求項 1 8】

請求項 1 2 乃至請求項 1 7 のいずれか 1 項において、前記第 2 の E L 素子は陽極と、陰極と、前記陽極と前記陰極の間に設けられた E L 層とを有しており、前記 E L 層の外部量子効率 は 1 0 % 以上であることを特徴とする電子機器。

【請求項 1 9】

請求項 1 2 乃至請求項 1 8 のいずれか 1 項において、前記第 2 の E L 素子の発光強度の最大値が 2 5 1 m/W 以上であることを特徴とする電子機器。

【請求項 2 0】

請求項 1 乃至請求項 1 9 のいずれか 1 項において、C C D 受光部を有することを特徴とする電子機器。

【請求項 2 1】

前記 C C D 受光部において画像を電子データとして取り込むことを特徴とする請求項 2 0 に記載の電子機器。

【請求項 2 2】

前記表示部においてタッチパネルを有し、前記タッチパネルに書き込まれた画像を電子データとして読み込むことを特徴とする請求項 1 乃至請求項 2 1 のいずれか 1 項に記載の電子機器。

【発明の詳細な説明】

【 0 0 0 1】

【発明の属する技術分野】

本発明は電話機（電話）としての機能を有する電子機器、特に携帯情報端末に関する。特に E L 素子を表示部に有する携帯情報端末に関する。なお本明細書において携帯情報端末とは、利用者が携帯可能で、移動中に居ながらにして他者とのデータのやりとりが可能で、かつ電話機としての機能を持ち合わせている通信機器を意味する。

【 0 0 0 2】

【従来の技術】

近年フラットパネルディスプレイに関する技術は、軽薄短小へのニーズの高まりを背景に急速に発展しており、高品質、フルカラー、高解像度の表示が可能になっている。そしてフラットパネルディスプレイの1つである液晶ディスプレイは、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）の表示部に用いられている。

【 0 0 0 3 】

図 2 5 に液晶ディスプレイを有する、携帯情報端末の一つである携帯電話を示す。図 2 5 に示した携帯電話は、本体 2 8 0 1、音声出力部 2 8 0 2、音声入力部 2 8 0 3、表示部 2 8 0 4、操作キー 2 8 0 5、アンテナ 2 8 0 6 を含む。

【 0 0 0 4 】

図 2 5 に示した携帯電話は、音声入力部 2 8 0 3 に入力された音声電波に変換されて出力し、また音声の情報を有する電波を取り込んで音声に変換し、該音声を音声出力部において再生するという、電話としての機能を有している。

【 0 0 0 5 】

表示部 2 8 0 4 には液晶ディスプレイが用いられており、必要な情報を表示することが可能である。

【 0 0 0 6 】

【発明が解決しようとする課題】

図 2 5 に示した従来の携帯情報端末は、どの操作キーを押すと、こういった情報が携帯情報端末に入力されるかを利用者が認識できるように、操作キーに文字、数字または記号等の画像が記載または表示されている。しかし従来の携帯情報端末は、操作キーに記載または表示されている文字、数字または記号の向きが常に固定されている。そのため、利用者は携帯情報端末の向きを、常に操作キーに表示されている文字、数字または記号の向きに合わせて利用せざるを得なかったため、携帯情報端末自体の利便性に欠けていた。

【 0 0 0 7 】

上述したことに鑑み、本発明はより使い勝手の良い携帯情報端末を提供することを課題とする。

【 0 0 0 8 】

【課題を解決するための手段】

【0009】

本発明の携帯情報端末は、情報を入力するための操作キーがそれぞれLED（Light Emitting Diode）、ELまたは液晶を有しており、該LED、ELまたは液晶によって操作キーに表示される文字、記号、数字で、利用者が操作キーを識別できるようにした。上記構成によって、暗所においても利用者が操作キーを識別できる。

【0010】

そして表示部に表示される画像の向きと、操作キーに表示される文字、記号、数字などの画像の向きを、携帯情報端末を用いる用途によって、利用者が適宜変えることができるようにした。上記構成によって、携帯情報端末の使い勝手を良くすることができる。

【0011】

また本発明の携帯情報端末は、CCDカメラを有する構成としても良い。CCDカメラを有することで、CCDカメラで携帯情報端末に電子データとして取り込んだ画像情報を、その場で他者に送ることができる。

【0012】

以下に本発明の構成を示す。

【0013】

本発明によって、

表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、

前記表示部は受動素子を有しており、

前記操作キーはLEDを有しており、

前記LEDによって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【0014】

前記受動素子はELもしくは液晶を有することを特徴としても良い。

【0015】

本発明によって、
表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、
前記表示部はE L素子を有しており、
前記操作キーは液晶を有しており、
前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 1 6 】

本発明によって、
音声入力部と音声出力部のいずれか一方と、表示部とを有する第1のパネルと、
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第2のパネルと、
を有し、電話として機能する電子機器であって、
前記第1のパネルと前記第2のパネルは接続されており、
前記第1のパネルと前記第2のパネルの間の角度は任意に変えることができ、
前記表示部はE L素子を有しており、
前記操作キーはL E Dを有しており、
前記L E Dによって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 1 7 】

本発明によって、
音声入力部と音声出力部のいずれか一方と、表示部とを有する第1のパネルと、
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第2のパネルと、
を有し、電話として機能する電子機器であって、
前記第1のパネルと前記第2のパネルは接続されており、
前記第1のパネルと前記第2のパネルの間の角度は任意に変えることができ、

前記表示部は E L 素子を有しており、
前記操作キーは液晶を有しており、
前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 1 8 】

本発明によって、
音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、
を有し、電話として機能する電子機器であって、
前記表示部は E L 素子を有しており、
前記操作キーは L E D を有しており、
前記第 1 のパネルと前記第 2 のパネルは接続されており、
前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、
前記 L E D によって表示される画像は、前記角度によって向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 1 9 】

本発明によって、
音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、
を有し、電話として機能する電子機器であって、
前記表示部は E L 素子を有しており、
前記操作キーは液晶を有しており、
前記第 1 のパネルと前記第 2 のパネルは接続されており、
前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、
前記液晶によって表示される画像は、前記角度によって向きが切り替わるこ

を特徴とする電子機器が提供される。

【 0 0 2 0 】

本発明によって、

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

、
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は複数の画素を有しており、

前記複数の画素は、フォトダイオードと、E L 素子と、スイッチング用 T F T と、E L 駆動用 T F T と、リセット用 T F T と、バッファ用 T F T と、選択用 T F T とをそれぞれ有しており、

前記スイッチング用 T F T 及び前記 E L 駆動用 T F T は、前記 E L 素子の発光を制御しており、

前記 E L 素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、

前記フォトダイオード、前記リセット用 T F T、前記バッファ用 T F T 及び選択用 T F T は、前記フォトダイオードに照射された光から画像信号を生成し、

前記操作キーは L E D を有しており、

前記 L E D によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 2 1 】

本発明によって、

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

、
音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は複数の画素を有しており、

前記複数の画素は、フォトダイオードと、E L 素子と、スイッチング用 T F T と、E L 駆動用 T F T と、リセット用 T F T と、バッファ用 T F T と、選択用 T F T とをそれぞれ有しており、

前記スイッチング用 T F T 及び前記 E L 駆動用 T F T は、前記 E L 素子の発光を制御しており、

前記 E L 素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、

前記フォトダイオード、前記リセット用 T F T、前記バッファ用 T F T 及び選択用 T F T は、前記フォトダイオードに照射された光から画像信号を生成し、

前記操作キーは液晶を有しており、

前記液晶によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 2 2 】

本発明によって、

表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 2 の E L 素子によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 2 3 】

本発明によって、

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパ

ネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 2 の E L 素子によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 2 4 】

本発明によって、

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記表示部は第 1 の E L 素子を有しており、

前記操作キーは第 2 の E L 素子を有しており、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第 1 のパネルと前記第 2 のパネルの間の角度は任意に変えることができ、

前記第 2 の E L 素子によって表示される画像は、前記角度によって向きが切り替わることを特徴とする電子機器が提供される。

【 0 0 2 5 】

本発明によって、

音声入力部と音声出力部のいずれか一方と、表示部とを有する第 1 のパネルと

音声入力部と音声出力部のいずれかもう一方と、操作キーとを有する第 2 のパネルと、

を有し、電話として機能する電子機器であって、

前記第 1 のパネルと前記第 2 のパネルは接続されており、

前記第1のパネルと前記第2のパネルの間の角度は任意に変えることができ、
前記表示部は複数の画素を有しており、

前記複数の画素は、フォトダイオードと、第1のEL素子と、スイッチング用TFTと、EL駆動用TFTと、リセット用TFTと、バッファ用TFTと、選択用TFTとをそれぞれ有しており、

前記スイッチング用TFT及び前記EL駆動用TFTは、前記第1のEL素子の発光を制御しており、

前記第1のEL素子から発せられた光は、被写体上で反射して前記フォトダイオードに照射され、

前記フォトダイオード、前記リセット用TFT、前記バッファ用TFT及び選択用TFTは、前記フォトダイオードに照射された光から画像信号を生成し、

前記操作キーは第2のEL素子を有しており、

前記第2のEL素子によって表示される画像は、向きが切り替わることを特徴とする電子機器が提供される。

【0026】

前記第1のEL素子は陽極と、陰極と、前記陽極と前記陰極の間に設けられたEL層とを有しており、前記EL層の外部量子効率 $\geq 10\%$ であることを特徴としていても良い。

【0027】

前記第1のEL素子の発光強度の最大値が 251 m/W 以上であることを特徴としていても良い。

【0028】

前記第2のEL素子は陽極と、陰極と、前記陽極と前記陰極の間に設けられたEL層とを有しており、前記EL層の外部量子効率 $\geq 10\%$ であることを特徴としていても良い。

【0029】

前記第2のEL素子の発光強度の最大値が 251 m/W 以上であることを特徴としていても良い。

【0030】

前記電子機器はCCD受光部を有することを特徴としていても良い。

【0031】

前記CCD受光部において画像を電子データとして取り込むことを特徴としていても良い。

【0032】

前記電子機器は前記表示部においてタッチパネルを有し、前記タッチパネルに書き込まれた画像を電子データとして読み込むことを特徴としていても良い。

【0033】

【発明の実施の形態】

本発明の携帯情報端末の構成の一例を図1（A）に示す。101は表示用パネルであり、102は操作用パネルである。表示用パネル101と操作用パネル102とは接続部103において接続されている。そして接続部103における、表示用パネル101の表示部104が設けられている面と操作用パネル102の操作キー106が設けられている面との角度 θ は、任意に変えることができる。

【0034】

図1（B）に表示用パネル101と操作用パネル102とが完全に重なっている状態にある携帯情報端末の構成を示す。この場合、角度 θ は0°となっている。

【0035】

表示用パネル101は表示部104を有している。また表示用パネル101は音声出力部105を有しており、音声は音声出力部105から出力される。そして本発明の携帯情報端末の表示部104は、ELを有する受動素子を用いているELディスプレイ、または液晶を有する受動素子を用いている液晶ディスプレイで構成されている。

【0036】

操作用パネル102は操作キー106、電源スイッチ107、音声入力部108、CCD受光部109を有している。なお本実施の形態では操作キー106と電源スイッチ107とを別個に設けたが、操作キー106の中に電源スイッチ107が含まれる構成にしても良い。

【 0 0 3 7 】

音声入力部 1 0 7 において、音声が入力される。CCD 受光部 1 0 9 において入力された画像が電子データとして携帯情報端末に取り込まれる。

【 0 0 3 8 】

なお図 1 では表示用パネル 1 0 1 が音声出力部 1 0 5 を有し、操作用パネルが音声入力部 1 0 8 を有しているが、本発明はこの構成に限定されない。表示用パネル 1 0 1 が音声入力部 1 0 8 を有し、操作用パネルが音声出力部 1 0 5 を有していても良い。また音声出力部 1 0 5 と音声入力部 1 0 8 とが共に表示用パネル 1 0 1 に設けられていても良いし、音声出力部 1 0 5 と音声入力部 1 0 8 とが共に操作用パネル 1 0 2 に設けられていても良い。

【 0 0 3 9 】

また本発明の携帯情報端末は操作キー 1 0 6 がそれぞれ LED、液晶または EL 等を有している。そして各操作キー 1 0 6 が有する LED、液晶または EL 等によって、操作キー 1 0 6 のそれぞれに文字、記号、数字等が表示される。

【 0 0 4 0 】

なお本実施の形態において携帯情報端末はアンテナを有していないが、必要に応じてアンテナを設けても良い。

【 0 0 4 1 】

図 2 に操作用パネル 1 0 2 の拡大図を示す。図 1 に図示したのと同じものには同じ符号を付ける。

【 0 0 4 2 】

図 2 (A) に示した操作キー 1 0 6 は白色の地に黒色の単数または複数の文字、記号、数字等が表示されている。図 2 (B) に示した操作キー 1 0 6 は黒色の地に白色の単数または複数の文字、記号、数字等が表示されている。

【 0 0 4 3 】

なお図 2 (A)、図 2 (B) では、黒色または白色で表示を行う操作キーについて説明したが、本発明はこの構成に限定されない。操作キーが白色以外の色の表示を行っても良い。例えば黒色の地に黄色表示、白色の地に緑色表示、または青色の地に黒色表示を行っても構わない。

【 0 0 4 4 】

また本発明の携帯情報端末は、表示部 1 0 4 に表示される画像の方向及び操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向を、利用者が適宜変更することが可能である。図 3 に携帯情報端末の上面図を示す。

【 0 0 4 5 】

図 3 (A) には表示用パネル 1 0 1 と操作用パネル 1 0 2 とを横方向に並べたときに、表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが、利用者側から見て本来の方向にある場合を示した。

【 0 0 4 6 】

図 3 (B) には表示用パネル 1 0 1 と操作用パネル 1 0 2 とを縦方向に並べたときに、表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが、利用者側から見て本来の方向にある場合を示した。

【 0 0 4 7 】

本発明の携帯情報端末は、利用者の使い勝手に合わせて、表示部 1 0 4 に表示される画像の方向及び操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向を、図 3 (A) に示した方向と図 3 (B) に示した方向とに切り替えることが可能である。

【 0 0 4 8 】

なお図 2 では表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが常に同じ場合について説明したが、本発明はこれに限定されない。表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが異なっても良い。

【 0 0 4 9 】

なお図 2 に示した操作キーが表示している文字、数字及び記号は一例であり、本発明の携帯情報端末はこれらの文字、数字及び記号に限定されない。

【 0 0 5 0 】

また表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とを、接続部 1 0 3 における表示用パネル 1 0 1 の表示部 1 0 4 を有する面と操作用パネル 1 0 2 の操作キー 1 0 6 を有する面との間の角度 θ によって自動的に変更するような構成にしても良い。

【 0 0 5 1 】

例えば図 4 (A) に示すように、角度 θ が 180° 以上の場合、表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが図 3 (A) に示した方向に切り替わる。そして図 4 (B) に示すように角度 θ が 0° 以上 180° 未満の場合、表示部 1 0 4 に表示される画像の方向と、操作キー 1 0 6 に表示される文字、数字、記号等の画像の方向とが図 3 (B) に示した方向に切り替わる。

【 0 0 5 2 】

上記構成によって本発明の携帯情報端末を、利用者にとってより使い勝手の良いものとすることができる。

【 0 0 5 3 】

【実施例】

以下に、本発明の実施例を説明する。

【 0 0 5 4 】

(実施例 1)

本実施例では、本発明の携帯情報端末の操作キーの構成について詳しく説明する。

【 0 0 5 5 】

図 5 (A) に、本実施例の携帯情報端末の操作キーの拡大図を示す。本実施例の操作キーは $x1 \sim x8$ の 8 つの列と、 $y1 \sim y8$ の 8 つの行とを有するマトリクス状になっており、計 8×8 の画素を有している。なお本実施例では操作キーが計 8×8 の画素を有する構成を示すが、本発明はこれに限定されない。操作キーの画素数は、本発明を実施する者が適宜設定することができる。

【 0 0 5 6 】

図 5 (B) に図 5 (A) に示した携帯情報端末の操作キーの駆動回路群を示す

。151は列ドライバー回路であり、 $x1 \sim x8$ の8つの列に表示データを入力する。152は行ドライバー回路であり、 $x1 \sim x8$ の8つの列に入力された表示データが指定された画素に入力されるように、 $y1 \sim y8$ の8つの行を順に選択する。

【0057】

操作キーが有する各画素は、LED、ELまたは液晶をそれぞれ有している。

【0058】

表示データは第1メモリ153と第2メモリ154のそれぞれに記憶されている。第1のメモリ153と第2のメモリ154のいずれか一方が選択されることで、選択されたメモリに記憶されている表示データが列ドライバー回路151に入力される。

【0059】

第1メモリ153に記憶されている表示データによって操作キーに表示される文字、数字及び記号等の画像と、第2メモリ154に記憶されている表示データによって操作キーに表示される文字、数字及び記号等の画像とは、互いに向きが異なっている。

【0060】

なお本実施例では、表示データを記憶するメモリを2つ有する例を示したが、本発明はこの構成に限定されない。本発明の携帯情報端末は表示データを記憶するメモリを2つ以上有していれば良い。

【0061】

また操作キーのメモリまたは操作キーの駆動回路群を携帯情報端末内のマイコンチップ、LSI等の中に含めてしまっても良い。また、操作キーのメモリまたは操作キーの駆動回路群専用のLSIを設けても良い。

【0062】

また操作キーは常に表示を行っている必要はなく、必要なときだけ発光して表示を行う構成としても良い。例えば携帯情報端末を携帯電話として利用するときは、操作キーのいずれか1つを押すと全ての操作キーが一定の期間内だけ表示を行うようにしても良い。また携帯情報端末をモバイルコンピュータとして利用す

る場合、常に利用者が操作キーを識別する必要があるため、操作キーへの入力がない場合でも常に操作キーが表示を行うようにしても良い。上記構成によって、消費電力を抑えることができる。

【 0 0 6 3 】

(実施例 2)

本実施例では、本発明の携帯情報端末の表示部に用いられる E L ディスプレイの構成について詳しく説明する。

【 0 0 6 4 】

E L ディスプレイは有機 E L ディスプレイ (O E L D : Organic EL Display) 又は有機ライトエミッティングダイオード (O L E D : Organic Light Emitting Diode) とも呼ばれている。

【 0 0 6 5 】

E L ディスプレイは、液晶ディスプレイと異なり自発光型である。E L を有する受動素子 (E L 素子) は一対の電極 (陽極と陰極) 間に E L 層が挟まれた構造となっているが、E L 層は通常、積層構造となっている。代表的には、コダック・イーストマン・カンパニーの Tang らが提案した「正孔輸送層 / 発光層 / 電子輸送層」という積層構造が挙げられる。この構造は非常に発光効率が高く、現在、研究開発が進められている E L ディスプレイは殆どこの構造を採用している。

【 0 0 6 6 】

また他にも、陽極上に正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層、または正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層の順に積層する構造でも良い。発光層に対して蛍光性色素等をドーピングしても良い。

【 0 0 6 7 】

本明細書において陰極と陽極の間に設けられる全ての層を総称して E L 層と呼ぶ。よって上述した正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層等は、全て E L 層に含まれる。

【 0 0 6 8 】

そして、上記構造でなる E L 層に一対の電極から所定の電圧をかけ、それにより発光層においてキャリアの再結合が起こって発光する。なお本明細書において

E L 素子が発光することを、E L 素子が駆動すると呼ぶ。また、本明細書中では、陽極、E L 層及び陰極で形成される発光素子をE L 素子と呼ぶ。

【 0 0 6 9 】

本実施例の携帯情報端末は表示部にE Lディスプレイを用いることから、液晶ディスプレイを用いた携帯情報端末と異なりバックライトを用いる必要がない。そのため携帯情報端末がより小型化、軽量化、薄型化される。そしてE Lディスプレイは自発光型ディスプレイであることから液晶ディスプレイに比べて視野角が広い。

【 0 0 7 0 】

図6に本実施例のE Lディスプレイの構成を示す。6 0 0 は表示部であり、ソース信号線S 1 ~ S x、電源供給線V 1 ~ V x、ゲート信号線G 1 ~ G yを有している。ソース信号線S 1 ~ S xのいずれか1つと、電源供給線V 1 ~ V xのいずれか1つと、ゲート信号線G 1 ~ G yのいずれか1つとを含む領域が画素6 0 2である。

【 0 0 7 1 】

画素6 0 2はスイッチング用T F T 6 0 2と、E L駆動用T F T 6 0 3と、E L素子6 0 4と、保持容量6 0 5とを有している。なお本実施例では保持容量6 0 5を有する構成を示したが本発明はこれに限定されず、保持容量6 0 5を設けない構成としても良い。

【 0 0 7 2 】

スイッチング用T F T 6 0 2のゲート電極はゲート信号線G 1 ~ G yのいずれか1つに接続されている。またスイッチング用T F T 6 0 2のソース領域とドレイン領域は、一方はソース信号線S 1 ~ S xのいずれか1つと、もう一方はE L駆動用T F T 6 0 3のゲート電極及び保持容量6 0 5と、それぞれ接続されている。

【 0 0 7 3 】

E L駆動用T F T 6 0 3のソース領域は電源供給線電源供給線V 1 ~ V xのいずれか1つと接続されている。またE L駆動用T F T 6 0 3のドレイン領域は、E L素子6 0 4が有する陽極と陰極のいずれか一方に接続されている。

【 0 0 7 4 】

なおスイッチング用 T F T 6 0 2 と E L 駆動用 T F T 6 0 3 は n チャンネル型 T F T でも p チャンネル型 T F T でもどちらでも良い。ただし、E L 駆動用 T F T 6 0 3 のドレイン領域が E L 素子 6 0 4 の陽極と接続されている場合、E L 駆動用 T F T 6 0 3 は p チャンネル型 T F T であることが望ましい。また逆に E L 駆動用 T F T 6 0 3 のドレイン領域が E L 素子 6 0 4 の陰極と接続されている場合、E L 駆動用 T F T 6 0 3 は n チャンネル型 T F T であることが望ましい。

【 0 0 7 5 】

(実施例 3)

本実施例では、実施例 2 で示した E L ディスプレイの駆動回路の一例について説明する。

【 0 0 7 6 】

図 7 に本実施例の E L ディスプレイの上面図を示す。6 2 0 はソース信号線駆動回路、6 2 2 はゲート信号線駆動回路であり、共にスイッチング用 T F T 6 0 2 及び E L 駆動用 T F T 6 0 3 の駆動を制御している。

【 0 0 7 7 】

ソース信号線駆動回路 6 2 0 は、シフトレジスタ 6 2 0 a、ラッチ (A) 6 2 0 b、ラッチ (B) 6 2 0 c を有している。ソース信号線駆動回路 6 2 0 において、シフトレジスタ 6 2 0 a にクロック信号 (C L K) およびスタートパルス (S P) が入力される。シフトレジスタ 6 2 0 a は、これらのクロック信号 (C L K) およびスタートパルス (S P) に基づきタイミング信号を順に発生させ、後段の回路へタイミング信号を順次供給する。

【 0 0 7 8 】

なおシフトレジスタ 6 2 0 a からのタイミング信号を、バッファ等 (図示せず) によって緩衝増幅し、後段の回路へ緩衝増幅したタイミング信号を順次供給しても良い。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量 (寄生容量) が大きい。この負荷容量が大きいため、に生ずるタイミング信号の立ち上がりまたは立ち下がりの”鈍り”を防ぐために、このバッファが設けられる。

【 0 0 7 9 】

シフトレジスタ 6 2 0 a からのタイミング信号は、ラッチ (A) 6 2 0 b に供給される。ラッチ (A) 6 2 0 b は、画像情報を有するデジタル信号 (digital signals) を処理する複数のステージのラッチを有している。ラッチ (A) 6 2 0 b は、前記タイミング信号が入力されると同時に、デジタル信号を順次書き込み、保持する。

【 0 0 8 0 】

なお、ラッチ (A) 6 2 0 b にデジタル信号を取り込む際に、ラッチ (A) 6 2 0 b が有する複数のステージのラッチに、順にデジタル信号を入力しても良い。しかし本発明はこの構成に限定されない。ラッチ (A) 6 2 0 b が有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にデジタル信号を入力する、いわゆる分割駆動を行っても良い。なおこのときのグループの数を分割数と呼ぶ。例えば 4 つのステージごとにラッチをグループに分けた場合、4 分割で分割駆動すると言う。

【 0 0 8 1 】

ラッチ (A) 6 2 0 b の全ステージのラッチへのデジタル信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。すなわち、ラッチ (A) 6 2 0 b 中で一番左側のステージのラッチにデジタル信号の書き込みが開始される時点から、一番右側のステージのラッチにデジタル信号の書き込みが終了する時点までの時間間隔がライン期間である。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

【 0 0 8 2 】

1 ライン期間が終了すると、ラッチ (B) 6 2 0 c にラッチシグナル (Latch Signal) が供給される。この瞬間、ラッチ (A) 6 2 0 b に書き込まれ保持されているデジタル信号は、ラッチ (B) 6 2 0 c に一斉に送出され、ラッチ (B) 6 2 0 c の全ステージのラッチに書き込まれ、保持される。

【 0 0 8 3 】

デジタル信号をラッチ (B) 6 2 0 c に送出し終えたラッチ (A) 6 2 0 b は、シフトレジスタ 6 2 0 a からのタイミング信号に基づき、再びデジタル信号の

書き込みを順次行う。

【 0 0 8 4 】

この2順目の1ライン期間中には、ラッチ (B) 6 2 0 bに書き込まれ、保持されているデジタル信号がソース信号線 S 1 ~ S xにされる。

【 0 0 8 5 】

一方、ゲート信号線駆動回路 6 2 2は、それぞれシフトレジスタ、バッファ (いずれも図示せず) を有している。また場合によっては、ゲート信号線駆動回路 6 2 2が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

【 0 0 8 6 】

ゲート信号線駆動回路 6 2 2において、シフトレジスタ (図示せず) からのゲート信号がバッファ (図示せず) に供給され、対応するゲート信号線に供給される。ゲート信号線 G 1 ~ G yには、それぞれ1ライン分の画素のスイッチング用 T F T 6 0 2のゲート電極が接続されており、1ライン分全ての画素のスイッチング用 T F T 6 0 2を同時にオンの状態にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【 0 0 8 7 】

なおソース信号線駆動回路とゲート信号線駆動回路の数、構成及びその動作は、本実施例で示した構成に限定されない。本実施例の E Lディスプレイは、公知のソース信号線駆動回路及びゲート信号線駆動回路を用いることが可能である。

【 0 0 8 8 】

次に、本実施例の E Lディスプレイで、時分割階調表示の1つである表示期間分離駆動法 (Display-period-separated driving) により 2^6 階調の表示を行う場合のタイミングチャートを図 8に示す。なお本実施例で 2^6 階調の表示を行う例について説明するが本実施例は 2^6 階調に限定されず、デジタル信号のビット数は実施するものが適宜設定することが可能である。

【 0 0 8 9 】

図 8のタイミングチャートにおいて、横軸は時間を示し、縦軸はゲート信号線の位置を示している。

【 0 0 9 0 】

まず、1フレーム期間を6個のサブフレーム期間（SF1～SF6）に分割する。なお、表示部の全ての画素が1つの画像を表示する期間を1フレーム期間（F）と呼ぶ。通常のELディスプレイでは発振周波数は60Hz以上、即ち1秒間に60以上のフレーム期間が設けられており、1秒間に60以上の画像が表示されている。1秒間に表示される画像の数が60より少なくなると、視覚的にフリッカ等の画像のちらつきが目立ち始める。なお、1フレーム期間をさらに複数に分割した期間をサブフレーム期間と呼ぶ。階調数が多くなるにつれて1フレーム期間の分割数も増え、駆動回路を高い周波数で駆動しなければならない。

【0091】

1つのサブフレーム期間は書き込み期間（Ta）と表示期間（Ts）とに分けられる。書き込み期間とは、1サブフレーム期間中、全画素にデジタル信号を入力する期間であり、表示期間（点灯期間とも呼ぶ）とは、EL素子の発光または非発光状態を選択し表示を行う期間を示している。

【0092】

n個のサブフレーム期間（SF1～SF6）がそれぞれ有する書き込み期間（Ta1～Ta6）の長さは全て一定である。SF1～SF6がそれぞれ有する表示期間（Ts）をそれぞれTs1～Ts6とする。

【0093】

表示期間の長さは、 $Ts1 : Ts2 : Ts3 : \dots : Ts6 = 2^0 : 2^{-1} : 2^{-2} : \dots : 2^{-5}$ となるように設定する。但し、SF1～SF6を出現させる順序はどのようなにしても良い。この表示期間の組み合わせで 2^6 階調のうち所望の階調表示を行うことができる。

【0094】

まず書き込み期間において、電源供給線（V1～Vx）の電位（電源電位）は、対向電極の電位（対向電位）と同じ高さに保たれている。電源電位の高さは、EL素子が発光しない範囲で対向電位の高さと同じであれば良い。なお電源電位は常に一定に保たれている。また本明細書において、対向電位と電源電位との電位差をEL駆動電圧と呼ぶ。書き込み期間においてEL駆動電圧は0Vであることが望ましいが、EL素子が発光しない程度の大きさであれば良い。

【 0 0 9 5 】

そしてゲート信号線G 1に入力されるゲート信号によって、ゲート信号線G 1に接続されている全てのスイッチング用T F T 6 0 2がオンの状態になる。そしてソース信号線（S 1～S x）にデジタル信号が入力される。デジタル信号は「0」または「1」の情報を有しており、「0」と「1」のデジタル信号がそれぞれH iまたはL oのいずれかの電圧を有する信号を意味している。

【 0 0 9 6 】

そしてソース信号線（S 1～S x）に入力されたデジタル信号は、オンの状態のスイッチング用T F T 6 0 2を介してE L駆動用T F T 6 0 3のゲート電極に入力される。

【 0 0 9 7 】

次にゲート信号線G 2に入力されるゲート信号によって、ゲート信号線G 2に接続されている全てのスイッチング用T F T 6 0 2がオンの状態になる。そしてソース信号線（S 1～S x）にデジタル信号が入力される。

【 0 0 9 8 】

ソース信号線（S 1～S x）に入力されたデジタル信号は、オン（ON）の状態のスイッチング用T F T 6 0 2を介してE L駆動用T F T 6 0 3のゲート電極に入力される。

【 0 0 9 9 】

そして順にゲート信号線G 3～G yにおいても上述した動作を繰り返し、全ての画素のE L駆動用T F T 6 0 3のゲート電極にデジタル信号が入力される。全ての画素のE L駆動用T F T 6 0 3のゲート電極にデジタル信号が入力されるまでの期間が書き込み期間である。

【 0 1 0 0 】

書き込み期間が終了すると同時に表示期間となる。表示期間になると全てのスイッチング用T F T 6 0 2はオフとなる。そして電源電位はE L素子6 0 4が発光する程度に対向電位との間に電位差を有するようになる。

【 0 1 0 1 】

E L駆動用T F T 6 0 3のゲート電極に入力されたデジタル信号が「0」の情

報を有していた場合、本実施例ではE L駆動用T F T 6 0 3はオフ状態となる。そのためE L素子6 0 4の画素電極の電位は、対向電位と同じ電位に保たれる。その結果、「0」の情報を有するデジタル信号がE L駆動用T F T 6 0 3に入力された画素が有するE L素子6 0 4は発光しない。

【0 1 0 2】

逆に、デジタル信号が「1」の情報を有していた場合、本実施例ではE L駆動用T F T 6 0 3はオンの状態となる。そのためE L素子6 0 4の画素電極の電位は電源電位に保たれる。また対向電位はE L素子6 0 4が発光する程度に電源電位との間に電位差を有している。その結果、「1」の情報を有するデジタル信号がE L駆動用T F T 6 0 3に入力された画素が有するE L素子6 0 4は発光する。

【0 1 0 3】

なお本実施例では、デジタル信号が「0」の情報を有していた場合E L駆動用T F T 6 0 3がオフ状態となり、デジタル信号が「1」の情報を有していた場合E L駆動用T F T 6 0 3がオン状態となるが、本発明はこの構成に限定されない。デジタル信号が「0」の情報を有していた場合E L駆動用T F T 6 0 3がオン状態となり、デジタル信号が「1」の情報を有していた場合E L駆動用T F T 6 0 3がオフ状態となるようにしても良い。

【0 1 0 4】

このようにデジタル信号が有する情報によって、E L素子の発光または非発光状態が選択され、全ての画素が一斉に表示を行う。全ての画素が表示を行うことによって、画像が形成される。画素が表示を行う期間を表示期間と呼ぶ。

【0 1 0 5】

表示期間はT s 1～T s 6までのいずれかの期間である。ここではT s 1の期間、所定の画素を点灯させたとする。

【0 1 0 6】

次に、再び書き込み期間に入り、全画素にデジタル信号を入力したら表示期間に入る。このときはT s 2～T s 6のいずれかの期間が表示期間となる。ここではT s 2の期間、所定の画素を点灯させたとする。

【0107】

以下、残りの4個のサブフレームについて同様の動作を繰り返し、それぞれのサブフレーム期間内の表示期間において所定の画素を点灯させたとする。

【0108】

6個のサブフレーム期間が出現したら1フレーム期間を終えたことになる。このとき、画素が点灯していた表示期間の長さを積算することによって、その画素の階調がきまる。

【0109】

なお本実施例において、ELディスプレイは対向電位を常に一定に保ち電源電位を書き込み期間と表示期間とで変化させて、EL駆動電圧の大きさを変えることにより、EL素子の発光を制御していた。しかし本発明はこの構成に限定されない。本発明のELディスプレイは、電源電位を常に一定に保ち、対向電位を変化させることにより、EL素子の発光を制御しても良い。

【0110】

本実施例において、ソース信号線駆動回路620、ゲート信号線駆動回路622はICチップ等を用いて表示部600を有する基板に実装しても良い。その場合、そのICチップ上のソース信号線駆動回路620、ゲート信号線駆動回路622は、FPCやTAB等を介して表示部600に接続される構成となる。この場合、ELディスプレイはICチップ上のソース信号線駆動回路620、ゲート信号線駆動回路622を含む。

【0111】

なお本実施例は実施例1または実施例2と自由に組み合わせて実施することが可能である。

【0112】

(実施例4)

本実施例では、実施例2で示したELディスプレイの駆動回路の一例について説明する。

【0113】

図9に本実施例のELディスプレイの上面図を示す。630はソース信号線駆

動回路、632はゲート信号線駆動回路、600は表示部を示している。本実施例ではソース信号線駆動回路とゲート信号線駆動回路とを1つずつ設けたが、本発明はこの構成に限定されない。ソース信号線駆動回路を2つ設けても良いし、ゲート信号線駆動回路を2つ設けても良い。

【0114】

ソース信号線駆動回路630は、シフトレジスタ630a、レベルシフト630b、サンプリング回路630cを有している。なおレベルシフト630bは必要に応じて用いればよく、必ずしも用いなくとも良い。また本実施例においてレベルシフト630bはシフトレジスタ630aとサンプリング回路630cとの間に設ける構成としたが、本実施例はこの構成に限定されない。シフトレジスタ630aの中にレベルシフト630bが組み込まれている構成にしても良い。

【0115】

電源供給線(V1～Vx)は電源と接続されることで一定の電位(電源電位)に保たれている。

【0116】

またゲート信号線駆動回路632は、シフトレジスタ、バッファ(いずれも図示せず)を有している。また、レベルシフトを有していても良い。

【0117】

パネル制御信号であるクロック信号(CLK)、スタートパルス信号(SP)がシフトレジスタ630aに入力される。シフトレジスタ630aから画像情報を有するアナログ信号をサンプリングするためのサンプリング信号が出力される。出力されたサンプリング信号はレベルシフト630bに入力され、その電位の振幅が大きくなって出力される。

【0118】

レベルシフト630bから出力されたサンプリング信号は、サンプリング回路630cに入力される。そして同時に、アナログ信号線を介してアナログ信号がサンプリング回路630cに入力される。

【0119】

サンプリング回路630cにおいて、入力されたアナログ信号がサンプリング

信号によってサンプリングされ、それぞれソース信号線（ $S_1 \sim S_x$ ）に入力される。

【0120】

本実施例のELディスプレイを、アナログ方式で駆動させた場合のタイミングチャートを図10に示す。1つのゲート信号線が選択されてから、その次に別のゲート信号線が選択されるまでの期間を1ライン期間（ L ）と呼ぶ。なお本明細書においてゲート信号線が選択されるとは、スイッチング用TFTがオンの状態になるような電位を有するゲート信号がゲート信号線に入力されることを意味する。

【0121】

また1つの画像が表示されてから次の画像が表示されるまでの期間が1フレーム期間（ F ）に相当する。本実施例のELディスプレイの場合、ゲート信号線は y 本あるので、1フレーム期間中に y 個のライン期間（ $L_1 \sim L_y$ ）が設けられている。

【0122】

まず本実施例において電源供給線（ $V_1 \sim V_x$ ）の電源電位は常に一定に保たれている。そして対向電極の電位も一定に保たれている。対向電極の電位は、電源電位がEL素子604の画素電極に与えられたときにEL素子が発光する程度に、電源電位との間に電位差を有している。

【0123】

第1のライン期間（ L_1 ）において、ゲート信号線駆動回路632からゲート信号線 G_1 を介して入力されるゲート信号によってゲート信号線 G_1 が選択され、ゲート信号線 G_1 に接続されている全てのスイッチング用TFTが全てオンの状態になる。そして、ソース信号線駆動回路630からソース信号線（ $S_1 \sim S_x$ ）に順にアナログ信号が入力される。ソース信号線（ $S_1 \sim S_x$ ）に入力されたアナログ信号は、スイッチング用TFT602を介してEL駆動用TFT603のゲート電極に入力される。

【0124】

EL駆動用TFT603のチャネル形成領域を流れる電流の量は、EL駆動用

TFT603のゲート電極とソース領域の電位差であるゲート電圧 V_{gs} によって制御される。よって、EL素子604の画素電極に与えられる電位は、EL駆動用TFT603のゲート電極に入力されたアナログ信号の電位の高さによって決まる。したがって、EL素子604はアナログ信号の電位に制御されて発光を行う。

【0125】

上述した動作を繰り返し、ソース信号線($S_1 \sim S_x$)へのアナログ信号の入力が終了すると、第1のライン期間(L_1)が終了する。なお、ソース信号線($S_1 \sim S_x$)へのアナログ信号の入力が終了するまでの期間と水平帰線期間とを合わせて1つのライン期間としても良い。そして次に第2のライン期間(L_2)が開始され、ゲート信号によってゲート信号線 G_2 が選択され、第1のライン期間(L_1)と同様にソース信号線($S_1 \sim S_x$)に順にアナログ信号が入力される。

【0126】

そして全てのゲート信号線($G_1 \sim G_y$)が選択されると、全てのライン期間($L_1 \sim L_y$)が終了する。全てのライン期間($L_1 \sim L_y$)が終了すると、1フレーム期間が終了する。1フレーム期間中において全ての画素が表示を行い、1つの画像が形成される。なお全てのライン期間($L_1 \sim L_y$)と垂直帰線期間とを合わせて1フレーム期間としても良い。

【0127】

以上のように、アナログ信号の電位によってEL素子の発光量が制御され、その発光量の制御によって階調表示がなされる。

【0128】

本実施例において、ソース信号線駆動回路630、ゲート信号線駆動回路632はICチップ等を用いて表示部600を有する基板に実装しても良い。その場合、そのICチップ上のソース信号線駆動回路630、ゲート信号線駆動回路632は、FPCやTAB等を介して表示部600に接続される構成となる。この場合、ELディスプレイはICチップ上のソース信号線駆動回路630、ゲート信号線駆動回路632を含む。

【 0 1 2 9 】

なお本実施例は実施例 1 または実施例 2 と自由に組み合わせて実施することが可能である。

【 0 1 3 0 】

(実施例 5)

本実施例では、実施例 2 ～ 4 とは異なる構成を有する E L ディスプレイについて説明する。

【 0 1 3 1 】

図 1 1 に本発明の E L ディスプレイのブロック図の一例を示す。図 1 1 の E L ディスプレイは、基板上に形成された T F T によって表示部 7 0 0、表示部 7 0 0 の周辺に配置されたソース信号線駆動回路 7 0 2、書き込み用ゲート信号線駆動回路（第 1 のゲート信号線駆動回路） 7 0 3、消去用ゲート信号線駆動回路（第 2 のゲート信号線駆動回路） 7 0 4 を有している。なお、本実施例で E L ディスプレイはソース信号側駆動回路を 1 つ有しているが、本実施例においてソース信号側駆動回路は 2 つあってもよい。

【 0 1 3 2 】

ソース信号線駆動回路 7 0 2 は少なくともシフトレジスタ 7 0 2 a、ラッチ（A） 7 0 2 b、ラッチ（B） 7 0 2 c を有している。

【 0 1 3 3 】

ソース信号線駆動回路 7 0 2 において、シフトレジスタ 7 0 2 a にクロック信号（C L K）およびスタートパルス（S P）が入力される。シフトレジスタ 7 0 2 a は、これらのクロック信号（C L K）およびスタートパルス（S P）に基づきタイミング信号を順に発生させ、バッファ等（図示せず）を通して後段の回路へタイミング信号を順次供給する。

【 0 1 3 4 】

シフトレジスタ 7 0 2 a からのタイミング信号は、バッファ等によって緩衝増幅しても良い。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量（寄生容量）が大きい。この負荷容量が大きいために生ずるタイミング信号の立ち上がりまたは立ち下がりの”鈍り”を防ぐた

めに、このバッファが設けられる。

【 0 1 3 5 】

シフトレジスタ 7 0 2 a からのタイミング信号は、ラッチ (A) 7 0 2 b に供給される。ラッチ (A) 7 0 2 b は、画像情報を有する n ビットのデジタル信号 (n bit digital signals) を処理する複数のステージのラッチを有している。ラッチ (A) 7 0 2 b は、前記タイミング信号が入力されると、E L ディスプレイの外部から供給される n ビットデジタル信号を順次取り込み、保持する。

【 0 1 3 6 】

なお、ラッチ (A) 7 0 2 b にデジタル信号を取り込む際に、ラッチ (A) 7 0 2 b が有する複数のステージのラッチに、順にデジタル信号を入力しても良い。しかし本発明はこの構成に限定されない。ラッチ (A) 7 0 2 b が有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にデジタル信号を入力する、いわゆる分割駆動を行っても良い。なおこのときのグループの数を分割数と呼ぶ。例えば 4 つのステージごとにラッチをグループに分けた場合、4 分割で分割駆動すると言う。

【 0 1 3 7 】

ラッチ (A) 7 0 2 b の全てのステージのラッチにデジタル信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。すなわち、ラッチ (A) 7 0 2 b 中で一番左側のステージのラッチにデジタル信号の書き込みが開始される時点から、一番右側のステージのラッチにデジタル信号の書き込みが終了する時点までの時間間隔がライン期間である。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

【 0 1 3 8 】

1 ライン期間が終了すると、ラッチ (B) 7 0 2 c にラッチシグナル (Latch Signal) が供給される。この瞬間、ラッチ (A) 7 0 2 b に書き込まれ保持されているデジタル信号は、ラッチ (B) 7 0 2 c に一斉に送出され、ラッチ (B) 7 0 2 c の全ステージのラッチに書き込まれ、保持される。

【 0 1 3 9 】

デジタル信号をラッチ (B) 7 0 2 c に送出し終えたラッチ (A) 7 0 2 b に

は、シフトレジスタ 7 0 2 a からのタイミング信号に基づき、再び E L ディスプレイの外部から供給されるデジタル信号の書き込みが順次行われる。

【 0 1 4 0 】

この 2 順目の 1 ライン期間中には、ラッチ (B) 7 0 2 b に書き込まれ、保持されているデジタル信号がソース信号線に入力される。

【 0 1 4 1 】

一方、書き込み用ゲート信号線駆動回路 7 0 3 及び消去用ゲート信号線駆動回路 7 0 4 は、それぞれシフトレジスタ、バッファ (いずれも図示せず) を有している。また場合によっては、書き込み用ゲート信号線駆動回路 7 0 3 及び消去用ゲート信号線駆動回路 7 0 4 が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

【 0 1 4 2 】

書き込み用ゲート信号線駆動回路 7 0 3 及び消去用ゲート信号線駆動回路 7 0 4 において、シフトレジスタ (図示せず) からのタイミング信号がバッファ (図示せず) に供給され、対応するゲート信号線 (走査線とも呼ぶ) に供給される。ゲート信号線には、 1 ライン分の画素 T F T のゲート電極が接続されており、 1 ライン分全ての画素 T F T を同時に O N にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【 0 1 4 3 】

本実施例において、ソース信号線駆動回路 7 0 2、書き込み用ゲート信号線駆動回路 7 0 3、消去用ゲート信号線駆動回路 7 0 4 は表示部 7 0 0 を有する基板上に形成しても良いし、 I C チップ等を用いて表示部 7 0 0 を有する基板に実装しても良い。 I C チップ等を用いて表示部 7 0 0 を有する基板に実装する場合、その I C チップ上のソース信号線駆動回路 7 0 2、書き込み用ゲート信号線駆動回路 7 0 3、消去用ゲート信号線駆動回路 7 0 4 は、 F P C や T A B 等を介して表示部 7 0 0 に接続される構成となる。この場合、 E L ディスプレイは I C チップ上のソース信号線駆動回路 7 0 2、書き込み用ゲート信号線駆動回路 7 0 3 及び消去用ゲート信号線駆動回路 7 0 4 を含む。

【 0 1 4 4 】

表示部 700 の拡大図を図 12 に示す。ソース信号線駆動回路 702 のラッチ (B) 702c に接続されたソース信号線 (S1~Sx)、ELディスプレイの外部の電源に接続された電源供給線 (V1~Vx)、書き込み用ゲート信号線駆動回路 703 に接続された書き込み用ゲート信号線 (第 1 のゲート信号線) (Ga1~Gay)、消去用ゲート信号線駆動回路 704 に接続された消去用ゲート信号線 (第 2 のゲート信号線) (Ge1~Gey) が表示部 700 に設けられている。

【0145】

ソース信号線 (S1~Sx) と、電源供給線 (V1~Vx) と、書き込み用ゲート信号線 (Ga1~Gay) と、消去用ゲート信号線 (Ge1~Gey) とをそれぞれ 1 つずつ備えた領域が画素 705 である。表示部 700 にはマトリクス状に複数の画素 705 が配列されることになる。

【0146】

画素 705 内において、707 はスイッチング用 TFT である。スイッチング用 TFT 707 のゲート電極は、書き込み用ゲート信号線 (Ga1~Gay) のいずれか 1 つに接続されている。スイッチング用 TFT 707 のソース領域とドレイン領域は、一方がソース信号線 (S1~Sx) のいずれか 1 つに、もう一方が EL 駆動用 TFT 708 のゲート電極及び保持容量 712 にそれぞれ接続されている。また保持容量 712 は電源供給線 (V1~Vx) のいずれか 1 つは接続されている。

【0147】

保持容量 712 はスイッチング用 TFT 707 が非選択状態 (オフ状態) にある時、EL 駆動用 TFT 708 のゲート電圧を保持するために設けられている。なお本実施例では保持容量 712 を設ける構成を示したが、本発明はこの構成に限定されず、保持容量 712 を設けない構成にしても良い。

【0148】

また、EL 駆動用 TFT 708 のソース領域は電源供給線 (V1~Vx) のいずれか 1 つに接続され、ドレイン領域は EL 素子 710 の陽極もしくは陰極に接続される。

【 0 1 4 9 】

消去用 T F T 7 0 9 のソース領域とドレイン領域は、一方は E L 駆動用 T F T 7 0 8 のゲート電極に、もう一方は電源供給線 (V 1 ~ V x) のいずれか 1 つに接続されている。そして消去用 T F T 7 0 9 のゲート電極は、消去用ゲート信号線 (G e 1 ~ G e y) のいずれか 1 つに接続されている。

【 0 1 5 0 】

E L 素子 7 1 0 は陽極と陰極と、陽極と陰極との間に設けられた E L 層とからなる。陽極が E L 駆動用 T F T 7 0 8 のドレイン領域と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が E L 駆動用 T F T 7 0 8 のドレイン領域と接続している場合、陰極が画素電極、陽極が対向電極となる。

【 0 1 5 1 】

E L 素子 7 1 0 の対向電極には対向電位が与えられている。また電源供給線 (V 1 ~ V x) は電源電位が与えられている。そして本実施例では対向電位と電源電位の電位差は、電源電位が画素電極に与えられたときに E L 素子が発光する程度の電位差に常に保たれている。電源電位と対向電位は、本発明の E L ディスプレイに、外付けの I C 等により設けられた電源によって与えられる。

【 0 1 5 2 】

現在の典型的な E L ディスプレイには、画素の発光する面積あたりの発光量が 200 cd/m^2 の場合、表示部の面積あたりの電流が数 mA/cm^2 程度必要となる。そのため特に画面サイズが大きくなると、I C に設けられた電源から与えられる電位の高さをスイッチで制御することが難しくなっていく。本実施例においては、電源電位と対向電位は常に一定に保たれており、I C に設けられた電源から与えられる電位の高さをスイッチで制御する必要がないので、より大きな画面サイズのパネルの実現に有用である。

【 0 1 5 3 】

スイッチング用 T F T 7 0 7、E L 駆動用 T F T 7 0 8、消去用 T F T 7 0 9 は、n チャネル型 T F T でも p チャネル型 T F T でもどちらでも用いることができる。またスイッチング用 T F T 7 0 7、E L 駆動用 T F T 7 0 8、消去用 T F T 7 0 9 は、シングルゲート構造ではなく、ダブルゲート構造、やトリプルゲート構造でもよい。

ト構造などのマルチゲート構造を有していても良い。

【0154】

ただし、EL駆動用TFT708のドレイン領域がEL素子710の陽極に接続されている場合、EL駆動用TFT708はpチャネル型TFTであることが望ましい。また逆に、EL駆動用TFT708のドレイン領域がEL素子710の陰極に接続されている場合、EL駆動用TFT708はnチャネル型TFTであることが望ましい。

【0155】

次に、本実施例のELディスプレイで、時分割階調表示の1つである並行消去走査駆動法 (Simultaneous-erasing-scan driving) により 2^6 階調の表示を行う場合のタイミングチャートを図13に示す。なお本実施例で 2^6 階調の表示を行う例について説明するが本実施例は 2^6 階調に限定されず、デジタル信号のビット数は実施する者が適宜設定することが可能である。

【0156】

図13のタイミングチャートにおいて、横軸は時間を示し、縦軸はゲート信号線の位置を示している。

【0157】

はじめに書き込み用ゲート信号線Ga1に、書き込み用ゲート信号線駆動回路703から入力される書き込み用ゲート信号によって、書き込み用ゲート信号線Ga1に接続されている全ての画素 (1ライン目の画素) のスイッチング用TFT707がオンの状態になる。

【0158】

そして同時に、ソース信号線 (S1～Sx) にソース信号線駆動回路702のラッチ (B) 702cから、1ビット目のデジタル信号が入力される。デジタル信号はスイッチング用TFT707を介してEL駆動用TFT708のゲート電極に入力される。デジタル信号は「0」または「1」の情報を有しており、「0」と「1」のデジタル信号は、一方がHi、一方がLoの電圧を有する信号である。

【0159】

本実施例では、デジタル信号が「0」の情報を持っていた場合、EL駆動用TFT708はオフの状態となる。よってEL素子710の画素電極には電源電位は与えられない。その結果、「0」の情報を持するデジタル信号が入力された画素が有するEL素子710は発光しない。

【0160】

逆に、「1」の情報を持っていた場合、EL駆動用TFT708はオン状態となる。よってEL素子710の画素電極には電源電位が与えられる。その結果、「1」の情報を持するデジタル信号が入力された画素が有するEL素子710は発光する。

【0161】

なお本実施例では、デジタル信号が「0」の情報を持っていた場合EL駆動用TFT708がオフ状態となり、デジタル信号が「1」の情報を持っていた場合EL駆動用TFT708がオン状態となるが、本発明はこの構成に限定されない。デジタル信号が「0」の情報を持っていた場合EL駆動用TFT708がオン状態となり、デジタル信号が「1」の情報を持っていた場合EL駆動用TFT708がオフ状態となるようにしても良い。

【0162】

このように、1ライン目の画素にデジタル信号が入力されると同時に、EL素子710が発光状態、または非発光状態になり、1ライン目の画素は表示を行う。画素が表示を行っている期間を表示期間 T_r と呼ぶ。特に1ビット目のデジタル信号が画素に入力されたことで開始する表示期間を T_{r1} と呼ぶ。そして各ラインの表示期間が開始されるタイミングはそれぞれ時間差を有している。

【0163】

次にGa1の選択が終了すると同時に、書き込み用ゲート信号線Ga2に入力される書き込み用ゲート信号によって書き込み用ゲート信号線Ga2に接続されている全ての画素のスイッチング用TFT707がオンの状態になる。そして2ライン目の画素にソース信号線(S1～Sx)から1ビット目のデジタル信号が入力される。

【0164】

なお本明細書において画素に信号が入力されるとは、画素が有するスイッチング用TFTを介してEL駆動用TFTのゲート電極に信号が入力されることを意味する。

【0165】

そして順に、全ての書き込み用ゲート信号線(Ga1~Gax)に入力される書き込み用ゲート信号によって全ての書き込み用ゲート信号線(Ga1~Gax)が選択される。そして全てのラインの画素に1ビット目のデジタル信号が入力される。全てのラインの画素に1ビット目のデジタル信号が入力されるまでの期間が書き込み期間Ta1である。

【0166】

一方、全てのラインの画素に1ビット目のデジタル信号が入力される前、言い換えると書き込み期間Ta1が終了する前に、画素への1ビット目のデジタル信号の入力と並行して、消去用ゲート信号線駆動回路704から入力される消去用ゲート信号によって消去用ゲート信号線Ge1が選択される。

【0167】

消去用ゲート信号線Ge1に入力される消去用ゲート信号によって、消去用ゲート信号線Ge1に接続されている全ての画素(1ライン目の画素)の消去用TFT709がオンの状態になる。そして電源供給線(V1~Vx)の電源電位が消去用TFT709を介してEL駆動用TFT708のゲート電極に与えられる。

【0168】

電源電位がEL駆動用TFT708のゲート電極に与えられると、EL駆動用TFT708のゲート電極とソース領域は同じ電位に保たれるため、EL駆動用TFT708はオフの状態となる。よって電源電位はEL素子710の画素電極に与えられなくなり、1ライン目の画素が有するEL素子は全て非発光の状態になり、1ライン目の画素が表示を行わなくなる。つまり、書き込み用ゲート信号線Ga1が書き込み用ゲート信号によって選択されたときからEL駆動用TFT708のゲート電極が保持していたデジタル信号は、EL駆動用TFT708のゲート電極に電源電位が与えられることで消去される。よって1ライン目の画素

が表示を行わなくなる。

【0169】

画素が表示を行わない期間を非表示期間 T_d と呼ぶ。1ライン目の画素は、消去用ゲート信号線 G_{e1} に消去用ゲート信号が入力されると同時に表示期間 T_{r1} が終了し、非表示期間 T_{d1} となる。そして表示期間 T_r と同様に、各ラインの非表示期間 T_d が開始されるタイミングはそれぞれ時間差を有している。

【0170】

そして G_{e1} の選択が終了すると同時に、消去用ゲート信号線 G_{e2} に入力される消去用ゲート信号によって、消去用ゲート信号線 G_{e2} に接続されている全ての画素（2ライン目の画素）の消去用 $TFT709$ がオンの状態になる。そして電源供給線（ $V_1 \sim V_x$ ）の電源電位が消去用 $TFT709$ を介して EL 駆動用 $TFT708$ のゲート電極に与えられる。電源電位が EL 駆動用 $TFT708$ のゲート電極に与えられると、 EL 駆動用 $TFT708$ はオフの状態となる。よって電源電位は EL 素子 710 の画素電極に与えられなくなる。その結果2ライン目の画素が有する EL 素子は全て非発光の状態になり、2ライン目の画素が表示を行わなくなり、非表示の状態となる。

【0171】

そして順に、全ての消去用ゲート信号線に消去用ゲート信号が入力されていく。全ての消去用ゲート信号線（ $G_{a1} \sim G_{ax}$ ）が選択され、全てのラインの画素が保持している1ビット目のデジタル信号が消去されるまでの期間が消去期間 T_{e1} である。

【0172】

一方、全てのラインの画素が保持している1ビット目のデジタル信号が消去される前、言い換えると消去期間 T_{e1} が終了する前に、画素への1ビット目のデジタル信号の消去と並行して、再び書き込み用ゲート信号線駆動回路 704 から入力される書き込み用ゲート信号によって書き込み用ゲート信号線 G_{a1} が選択される。その結果、1ライン目の画素は再び表示を行うので、非表示期間 T_{d1} が終了して表示期間 T_{r2} となる。

【0173】

そして同様に、順に全ての書き込み用ゲート信号線が選択され、2ビット目のデジタル信号が全ての画素に入力される。全てのラインの画素に2ビット目のデジタル信号が入力し終わるまでの期間を、書き込み期間 T_{a2} と呼ぶ。

【0174】

そして一方、全てのラインの画素に2ビット目のデジタル信号が入力される前、言い換えると書き込み期間 T_{a2} が終了する前に、画素への2ビット目のデジタル信号の入力と並行して、消去用ゲート信号線駆動回路704から入力される消去用ゲート信号によって消去用ゲート信号線 G_{e2} が選択される。よって1ライン目の画素が有するEL素子は全て非発光の状態になり、1ライン目の画素が表示を行わなくなる。よって1ライン目の画素において表示期間 T_{r2} は終了し、非表示期間 T_{d2} となる。

【0175】

そして順に、全ての消去用ゲート信号線に消去用ゲート信号が入力されていく。全ての消去用ゲート信号線($G_{a1} \sim G_{ax}$)が選択され、全てのラインの画素が保持している2ビット目のデジタル信号が消去されるまでの期間が消去期間 T_{e2} である。

【0176】

上述した動作は4ビット目のデジタル信号が画素に入力されるまで繰り返し行われ、表示期間 T_r と非表示期間 T_d とが繰り返し出現する。表示期間 T_{r1} は、書き込み期間 T_{a1} が開始されてから消去期間 T_{e1} が開始されるまでの期間である。また非表示期間 T_{d1} は、消去期間 T_{e1} が開始されてから表示期間 T_{r2} が開始されるまでの期間である。そして表示期間 T_{r2} 、 T_{r3} と非表示期間 T_{d2} 、 T_{d3} も、表示期間 T_{r1} と非表示期間 T_{d1} と同様に、それぞれ書き込み期間 T_{a1} 、 T_{a2} 、 \dots 、 T_{a4} と消去期間 T_{e1} 、 T_{e2} 、 T_{e3} とによって、その期間が定められる。

【0177】

そして m ビット目のデジタル信号が1ライン目の画素に入力された後は、消去用ゲート信号によって消去用ゲート信号線 $G_{e1} \sim G_{ey}$ は選択されない。説明を簡便にするために、本実施例では4ビット目デジタル信号が入力されるときに

消去用ゲート信号線 $G e 1 \sim G e y$ が選択されない場合を例にとって説明するが、本発明はこれに限定されない。本発明において何ビット目のデジタル信号の画素への入力時において、消去用ゲート信号線 $G e 1 \sim G e y$ が選択されなくなるかは任意に選択することができる。

【 0 1 7 8 】

4 ビット目のデジタル信号が 1 ライン目の画素に入力されると、1 ライン目の画素は表示期間 $T r 4$ となり表示を行う。そして次のビットのデジタル信号が入力されるまで、4 ビット目のデジタル信号は画素に保持される。

【 0 1 7 9 】

そして次に 5 ビット目のデジタル信号が 1 ライン目の画素に入力されると、画素に保持されていた 4 ビット目のデジタル信号は、5 ビット目のデジタル信号に書き換えられる。そして 1 ライン目の画素は表示期間 $T r 5$ となり、表示を行う。5 ビット目のデジタル信号は、次のビットのデジタル信号が入力されるまで画素に保持される。

【 0 1 8 0 】

そして次に 6 ビット目のデジタル信号が 1 ライン目の画素に入力されると、画素に保持されていた 5 ビット目のデジタル信号は、6 ビット目のデジタル信号に書き換えられる。そして 1 ライン目の画素は表示期間 $T r 6$ となり、表示を行う。6 ビット目のデジタル信号は、次のフレーム期間の 1 ビット目のデジタル信号が入力されるまで画素に保持される。

【 0 1 8 1 】

表示期間 $T r 4$ は、書き込み期間 $T a 4$ が開始されてから、書き込み期間 $T a 5$ が開始されるまでの期間である。そして表示期間 $T r 5$ 、 $T r 6$ も表示期間 $T r 4$ と同様に、書き込み期間 $T a 5$ 、 $T a 6$ と次のフレーム期間の最初の書込期間である $T a 1$ によって、その期間が定められる。

【 0 1 8 2 】

なお本実施例では、全ての書き込み期間の長さの和が 1 フレーム期間よりも短く、なおかつ表示期間の長さを $T r 1 : T r 2 : T r 3 : \dots : T r 6 = 2^0 : 2^1 : 2^2 : \dots : 2^5$ とすることが必要である。また書込期間どうしは重ならないこと

が重要である。

【0183】

全ての表示期間 ($T_{r1} \sim T_{r6}$) が終了すると、1つの画像を表示することができる。本発明の駆動方法において、1つの画像を表示する期間を1フレーム期間 (F) と呼ぶ。

【0184】

そして1フレーム期間終了後は、再び書き込み用ゲート信号線 G_{a1} に、書き込み用ゲート信号線駆動回路 703 から書き込み用ゲート信号が入力される。その結果1ビット目のデジタル信号が画素に入力され、1ライン目の画素が再び表示期間 T_{r1} となる。そして再び上述した動作を繰り返す。

【0185】

通常のELディスプレイでは1秒間に60以上のフレーム期間を設けることが好ましい。1秒間に表示される画像の数が60より少なくなると、視覚的に画像のちらつきが目立ち始めることがある。

【0186】

1フレーム期間中にEL素子が発光した表示期間の長さの総和を求めることによって、当該フレーム期間におけるその画素の表示した階調がきまる。

【0187】

4ビット目のデジタル信号が画素に書き込まれる書き込み期間 T_{a4} は、表示期間 T_{r4} の長さよりも短いことが肝要である。

【0188】

また表示期間 ($T_{r1} \sim T_{r6}$) は、どのような順序で出現させても良い。例えば1フレーム期間中において、 T_{r1} の次に T_{r3} 、 T_{r5} 、 T_{r2} 、... という順序で表示期間を出現させることも可能である。ただし、消去期間 ($T_{e1} \sim T_{e6}$) が互いに重ならない順序の方がより好ましい。

【0189】

本実施例では、表示を行わない非発光期間を設けることができる。従来のアナログ駆動の場合、ELディスプレイに全白の画像を表示させると、常にEL素子が発光することになり、EL層の劣化を早める原因となってしまう。本発明は非

発光期間を設けることができるので、E L 層の劣化をある程度抑えることができる。

【 0 1 9 0 】

なお本実施例においては、表示期間 T_r と書き込み期間 T_a とが一部重なっている。言い換えると書き込み期間 T_a においても画素を表示させることが可能である。そのため、1 フレーム期間における表示期間 T_r の長さの総和の割合（デューティー比）が、書き込み期間 T_a の長さによってのみ決定されない。

【 0 1 9 1 】

なお本実施例は実施例 1 と自由に組み合わせて実施することが可能である。

【 0 1 9 2 】

（実施例 6）

本実施例では、同一基板上に E L ディスプレイを有する表示部と、表示部の周辺に設ける駆動回路の T F T（n チャネル型 T F T 及び p チャネル型 T F T）を同時に作製する方法について詳細に説明する。

【 0 1 9 3 】

まず、図 1 4（A）に示すように、コーニング社の # 7 0 5 9 ガラスや # 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどのガラス、または石英基板から成る基板 4 0 0 上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜 4 0 1 を形成する。例えば、プラズマ C V D 法で $S i H_4$ 、 $N H_3$ 、 $N_2 O$ から作製される酸化窒化シリコン膜を 1 0 ~ 2 0 0 n m（好ましくは 5 0 ~ 1 0 0 n m）形成し、同様に $S i H_4$ 、 $N_2 O$ から作製される酸化窒化水素化シリコン膜を 5 0 ~ 2 0 0 n m（好ましくは 1 0 0 ~ 1 5 0 n m）の厚さに積層形成する。なお図 1 4（A）では下地膜を 1 つの層で示した。本実施例では下地膜 4 0 1 を 2 層構造として示したが、前記絶縁膜の単層膜または 2 層以上積層させた構造として形成しても良い。

【 0 1 9 4 】

半導体層 4 0 2 ~ 4 0 5 は、非晶質構造を有する半導体膜をレーザー結晶化法や公知の熱結晶化法を用いて作製した結晶質半導体膜で形成する。この半導体層 4 0 2 ~ 4 0 5 の厚さは 2 5 ~ 8 0 n m（好ましくは 3 0 ~ 6 0 n m）の厚さで

形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム (SiGe) 合金などで形成すると良い。

【0195】

公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法、触媒金属を用いた結晶化法がある。

【0196】

レーザー結晶化法で結晶質半導体膜を作製するには、パルス発振型または連続発光型のエキシマレーザーやYAGレーザー、YVO₄レーザーを用いる。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザー光を光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザーを用いる場合はパルス発振周波数30Hzとし、レーザーエネルギー密度を100~400mJ/cm²(代表的には200~300mJ/cm²)とする。また、YAGレーザーを用いる場合にはその第2高調波を用いパルス発振周波数1~10kHzとし、レーザーエネルギー密度を300~600mJ/cm²(代表的には350~500mJ/cm²)とすると良い。そして幅100~1000μm、例えば400μmで線状に集光したレーザー光を基板全面に渡って照射し、この時の線状レーザー光の重ね合わせ率(オーバーラップ率)を80~98%として行う。

【0197】

次いで、半導体層402~405を覆うゲート絶縁膜406を形成する。ゲート絶縁膜406はプラズマCVD法またはスパッタ法を用い、厚さを40~150nmとしてシリコンを含む絶縁膜で形成する。本実施例では、120nmの厚さで酸化窒化シリコン膜で形成する。勿論、ゲート絶縁膜406はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。例えば、酸化シリコン膜を用いる場合には、プラズマCVD法でTEOS (Tetraethyl Orthosilicate) とO₂とを混合し、反応圧力40Pa、基板温度300~400℃とし、高周波(13.56MHz)電力密度0.5~0.8W/cm²で放電させて形成することができる。このようにし

て作製される酸化シリコン膜は、その後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【0198】

そして、ゲート絶縁膜406上にゲート電極を形成するための第1の導電膜407と第2の導電膜408とを形成する。本実施例では、第1の導電膜407をTaで50～100nmの厚さに形成し、第2の導電膜408をWで100～300nmの厚さに形成する。

【0199】

Ta膜はスパッタ法で形成し、TaのターゲットをArでスパッタする。この場合、Arに適量のXeやKrを加えると、Ta膜の内部応力を緩和して膜の剥離を防止することができる。また、 α 相のTa膜の抵抗率は $20\mu\Omega\text{cm}$ 程度でありゲート電極に使用することができるが、 β 相のTa膜の抵抗率は $180\mu\Omega\text{cm}$ 程度でありゲート電極とするには不向きである。 α 相のTa膜を形成するために、Taの α 相に近い結晶構造をもつ窒化タンタルを10～50nm程度の厚さでTaの下地に形成しておくことと α 相のTa膜を容易に得ることができる。

【0200】

W膜を形成する場合には、Wをターゲットとしたスパッタ法で形成する。その他に6フッ化タングステン(WF_6)を用いる熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は $20\mu\Omega\text{cm}$ 以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度99.9999%のWターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率 $9\sim 20\mu\Omega\text{cm}$ を実現することができる。

【0201】

なお、本実施例では、第1の導電膜407をTa、第2の導電膜408をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成し

てもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。本実施例以外の他の組み合わせの一例は、第1の導電膜を窒化タンタル (T a N) で形成し、第2の導電膜をWとする組み合わせ、第1の導電膜を窒化タンタル (T a N) で形成し、第2の導電膜をA l とする組み合わせ、第1の導電膜を窒化タンタル (T a N) で形成し、第2の導電膜をC u とする組み合わせで形成することが好ましい。(図14 (B))

【0202】

次に、レジストによるマスク409～412を形成し、電極及び配線を形成するための第1のエッチング処理を行う。本実施例ではICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング用ガスにC F₄とC l₂を混合し、1 Paの圧力でコイル型の電極に500 WのRF (13.56 MHz) 電力を投入してプラズマを生成して行う。基板側(試料ステージ)にも100 WのRF (13.56 MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。C F₄とC l₂を混合した場合にはW膜及びT a 膜とも同程度にエッチングされる。

【0203】

なお図14 (C) では図示しなかったが、上記エッチング条件では、レジストによるマスクの形状に適したものとするにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。テーパ部の角度は15～45°となる。ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は2～4 (代表的には3) であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は20～50 nm程度エッチングされることになる。また図14 (C) では図示しなかったが、ゲート絶縁膜406は、上記エッチングによって第1の形状の導電層414～417で覆われない領域が20～50 nm程度エッチングされ薄くなった。

【0204】

こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る

第 1 の形状の導電層 4 1 4 ~ 4 1 7 (第 1 の導電層 4 1 4 a ~ 4 1 7 a と第 2 の導電層 4 1 4 b ~ 4 1 7 b) を形成する。

【 0 2 0 5 】

次に、図 1 4 (D) に示すように第 2 のエッチング処理を行う。同様に I C P エッチング法を用い、エッチングガスに CF_4 と Cl_2 と O_2 を混合して、1 Pa の圧力でコイル型の電極に 5 0 0 W の R F 電力 (13.56 MHz) を供給し、プラズマを生成して行う。基板側 (試料ステージ) には 5 0 W の R F (13.56 MHz) 電力を投入し、第 1 のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件により W 膜を異方性エッチングし、かつ、それより遅いエッチング速度で第 1 の導電層である T a を異方性エッチングして第 2 の形状の導電層 4 1 9 ~ 4 2 2 (第 1 の導電層 4 1 9 a ~ 4 2 2 a と第 2 の導電層 4 1 9 b ~ 4 2 2 b) を形成する。また図 1 4 (D) では図示しなかったが、ゲート絶縁膜 4 0 6 は、上記エッチングによって第 2 の形状の導電層 4 1 9 ~ 4 2 2 で覆われない領域がさらに 2 0 ~ 5 0 nm 程度エッチングされ薄くなった。

【 0 2 0 6 】

W 膜や T a 膜の CF_4 と Cl_2 の混合ガスによるエッチング反応は、生成されるラジカルまたはイオン種と反応生成物の蒸気圧から推測することができる。W と T a のフッ化物と塩化物の蒸気圧を比較すると、W のフッ化物である WF_6 が極端に高く、その他の WCl_5 、 TaF_5 、 TaCl_5 は同程度である。従って、 CF_4 と Cl_2 の混合ガスでは W 膜及び T a 膜共にエッチングされる。しかし、この混合ガスに適量の O_2 を添加すると CF_4 と O_2 が反応して CO と F になり、F ラジカルまたは F イオンが多量に発生する。その結果、フッ化物の蒸気圧が高い W 膜のエッチング速度が増大する。一方、T a は F が増大しても相対的にエッチング速度の増加は少ない。また、T a は W に比較して酸化されやすいので、 O_2 を添加することで T a の表面が酸化される。T a の酸化物はフッ素や塩素と反応しないためさらに T a 膜のエッチング速度は低下する。従って、W 膜と T a 膜とのエッチング速度に差を作ることが可能となり W 膜のエッチング速度を T a 膜よりも大きくすることが可能となる。

【 0 2 0 7 】

そして、マスク 4 0 9 a ~ マスク 4 1 2 a を除去し、図 1 5 (A) に示すように第 1 のドーピング処理を行い、n 型を付与する不純物元素を添加する。例えば、加速電圧を 7 0 ~ 1 2 0 k e V とし、 $1 \times 10^{13}/\text{cm}^2$ のドーズ量で行う。ドーピングは、第 2 の形状の導電層 4 1 9 ~ 4 2 2 を不純物元素に対するマスクとして用い、第 2 の導電層 4 1 9 a ~ 4 2 2 a の下側の領域にも不純物元素が添加されるようにドーピングする。こうして、第 2 の導電層 4 1 9 a ~ 4 2 2 a と重なる第 1 の不純物領域 4 2 5 ~ 4 2 8 と、第 1 の不純物領域よりも不純物の濃度が高い第 2 の不純物領域 4 2 9 ~ 4 3 2 とが形成される。なお本実施例ではマスク 4 0 9 a ~ 4 1 2 a を除去してから n 型を付与する不純物元素を添加したが、本発明はこれに限定されない。図 1 5 (A) の工程において n 型を付与する不純物元素を添加してからマスク 4 0 9 a ~ マスク 4 1 2 a を除去しても良い。

【 0 2 0 8 】

次に第 2 の導電層 4 2 1 a、4 2 1 b を覆うように半導体層 4 0 4 上にレジストからなるマスク 4 3 3 を形成する。マスク 4 3 3 はゲート絶縁膜 4 0 6 を間に挟んで第 2 の不純物領域 4 3 1 と一部重なっている。そして第 2 のドーピング処理を行い n 型を付与する不純物元素を添加する。この場合、第 1 のドーピング処理よりもドーズ量を上げて低い加速電圧の条件として n 型を付与する不純物元素をドーピングする。(図 1 5 (B)) ドーピングの方法はイオンドープ法若しくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} \text{ atoms/cm}^2$ とし、加速電圧を 6 0 ~ 1 0 0 k e V として行う。n 型を付与する不純物元素として 1 5 族に属する元素、典型的にはリン (P) または砒素 (A s) を用いるが、ここではリン (P) を用いる。この場合、第 2 の形状の導電層 4 1 9 ~ 4 2 2 が n 型を付与する不純物元素に対するマスクとなり、自己整合的にソース領域 4 3 4 ~ 4 3 7、ドレイン領域 4 3 8 ~ 4 4 1、L o v 領域 4 4 2 ~ 4 4 5 が形成される。またマスク 4 3 3 によって L o f f 領域 4 4 6 が形成される。ソース領域 4 3 4 ~ 4 3 7、ドレイン領域 4 3 8 ~ 4 4 1 には $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atomic/cm}^3$ の濃度範囲で n 型を付与する不純物元素を添加する。

【 0 2 0 9 】

本実施例はマスク 4 3 3 のサイズを制御することで、L o f f 領域 4 4 6 の長さを自由に設定することが可能である。

【 0 2 1 0 】

なお本明細書において、ゲート絶縁膜を介してゲート電極と重なる L D D 領域を L o v 領域と呼ぶ。またゲート絶縁膜を介してゲート電極と重ならない L D D 領域を L o f f 領域と呼ぶ。

【 0 2 1 1 】

n 型を付与する不純物元素は、L o f f 領域で $1 \times 10^{17} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の濃度となるようにし、L o v 領域で $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ の濃度となるようにする。

【 0 2 1 2 】

なお図 1 5 (B) において、上述したような条件で n 型を付与する不純物元素をドーピングする前または後に、半導体層 4 0 4 上にマスク 4 3 3 を形成した状態で加速電圧を 7 0 ~ 1 2 0 k e V とし n 型を付与する不純物元素をドーピングしても良い。上記工程によって、スイッチング用 T F T の L o f f 領域となる部分 4 4 6 の n 型を付与する不純物元素の濃度を抑えつつ、駆動回路に用いられる T F T の L o v 領域となる部分 4 4 2、4 4 3 の n 型を付与する不純物元素の濃度を高めることができる。スイッチング用 T F T の L o f f 領域となる部分 4 4 6 の n 型を付与する不純物元素の濃度を抑えることで、スイッチング用 T F T のオフ電流を提言することが可能である。また駆動回路に用いられる n チャネル型 T F T の L o v 領域となる部分 4 4 3 の n 型を付与する不純物元素の濃度を高めることで、ホットキャリア効果による、ドレイン近傍の高電界によって発生したホットキャリアが劣化現象を引き起こすのを防ぐことができる。

【 0 2 1 3 】

そして、マスク 4 5 3 を除去した後、図 1 5 (C) に示すように、p チャネル型 T F T を形成する半導体層 4 0 2、4 0 5 に一導電型とは逆の導電型のソース領域 4 4 7、4 4 8 と、ドレイン領域 4 4 9、4 5 0 と、L o v 領域 4 5 1、4 5 2 を形成する。第 2 の形状を有する導電層 4 1 9、4 2 2 を不純物元素に対するマスクとして用い、自己整合的に不純物領域を形成する。このとき、n チャネ

ル型 T F T を形成する半導体層 4 0 2、4 0 3 はレジストマスク 4 5 3 で全面を被覆しておく。ソース領域 4 4 7、4 4 8 及びドレイン領域 4 4 9、4 5 0 と、L o v 領域 4 5 1、4 5 2 とにはそれぞれ異なる濃度でリンが添加されているが、ジボラン (B_2H_6) を用いたイオンドーピング法で形成し、そのいずれの領域においても不純物濃度を $2 \times 10^{20} \sim 2 \times 10^{21} \text{ atoms/cm}^3$ となるようにする。

【 0 2 1 4 】

以上までの工程でそれぞれの半導体層 4 0 2 ~ 4 0 5 に不純物領域 (ソース領域、ドレイン領域、L o v 領域、L o f f 領域) が形成される。半導体層と重なる第 2 の導電層 4 1 9 ~ 4 2 2 がゲート電極として機能する。

【 0 2 1 5 】

こうして導電型の制御を目的として、それぞれの半導体層に添加された不純物元素を活性化する工程を行う。この工程はファーネスアニール炉を用いる熱アニール法で行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法 (R T A 法) を適用することができる。熱アニール法では酸素濃度が 1 p p m 以下、好ましくは 0. 1 p p m 以下の窒素雰囲気中で 4 0 0 ~ 7 0 0 °C、代表的には 5 0 0 ~ 6 0 0 °C で行うものであり、本実施例では 5 0 0 °C で 4 時間の熱処理を行う。ただし、4 1 9 ~ 4 2 2 に用いた配線材料が熱に弱い場合には、配線等を保護するため層間絶縁膜 (シリコンを主成分とする) を形成した後で活性化を行うことが好ましい。

【 0 2 1 6 】

さらに、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 °C で 1 ~ 1 2 時間の熱処理を行い、半導体層を水素化する工程を行う。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。

【 0 2 1 7 】

次いで、第 1 の層間絶縁膜 4 5 5 は酸化窒化シリコン膜から 1 0 0 ~ 2 0 0 n m の厚さで形成する。(図 1 6 (A)) その上に有機絶縁物材料から成る第 2 の層間絶縁膜 4 5 8 を形成する。

【 0 2 1 8 】

そして、ゲート絶縁膜 4 0 6、第 1 の層間絶縁膜 4 5 5、第 2 の層間絶縁膜 4 5 8 にコンタクトホールを形成し、該コンタクトホールを介して、ソース領域 4 4 7、4 3 5、4 3 6、4 4 8 と接するようにソース配線 4 5 9 ~ 4 6 2 を形成した。また同様に、ドレイン領域 4 4 9、4 3 9、4 4 0、4 5 0 と接するドレイン配線 4 6 3 ~ 4 6 5 を形成する（図 1 6 (B)）。

【 0 2 1 9 】

なお、ゲート絶縁膜 4 0 6、第 1 の層間絶縁膜 4 5 5、第 2 の層間絶縁膜 4 5 8 が SiO_2 膜または SiON 膜の場合、 CF_4 と O_2 とを用いたドライエッチングでコンタクトホールを形成するのが好ましい。またゲート絶縁膜 4 0 6、第 1 の層間絶縁膜 4 5 5、第 2 の層間絶縁膜 4 5 8 が有機樹脂膜の場合、 CHF_3 を用いたドライエッチング、または BHF （緩衝フッ酸： $\text{HF} + \text{NH}_4\text{F}$ ）でコンタクトホールを形成するのが好ましい。またゲート絶縁膜 4 0 6、第 1 の層間絶縁膜 4 5 5、第 2 の層間絶縁膜 4 5 8 が異なる材料で形成されている場合、膜ごとにエッチングの方法及び用いるエッチャントやエッチングガスの種類を変えることが好ましいが、エッチングの方法及び用いるエッチャントやエッチングガスを全て同じにしてコンタクトホールを形成しても良い。

【 0 2 2 0 】

次に、有機樹脂からなる第 3 層間絶縁膜 4 6 7 を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第 3 層間絶縁膜 4 6 7 は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例では TFT によって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは $1 \sim 5 \mu\text{m}$ （さらに好ましくは $2 \sim 4 \mu\text{m}$ ）とすれば良い。

【 0 2 2 1 】

次に第 3 層間絶縁膜 4 6 7 に、ドレイン配線 4 6 5 に達するコンタクトホールを形成し、画素電極 4 6 8 を形成する。本実施例では酸化インジウム・スズ（ITO）膜を 110 nm の厚さに形成し、パターニングを行って画素電極 4 6 8 を形成する。また、酸化インジウムに $2 \sim 20\%$ の酸化亜鉛（ ZnO ）を混合した

透明導電膜を用いても良い。この画素電極 4 6 8 が E L 素子の陽極となる。(図 1 6 (C))

【 0 2 2 2 】

次に、樹脂材料でなる第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 を形成する。第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 は後に形成される E L 層及び陰極を隣り合う画素間で分離するために設けられる。よって第 1 バンク 4 6 9 よりも第 2 バンク 4 7 0 の方が横に張り出している構成にすることが望ましい。なお第 1 バンク 4 6 9 と第 2 バンク 4 7 0 とを合わせた厚さは $1 \sim 2 \mu\text{m}$ 程度であることが好ましいが、後に形成される E L 層及び陰極を隣り合う画素間で分離することができるならこの厚さに限らない。また第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 は絶縁膜で形成されることが必要であり、例えば酸化物、樹脂等で形成することが可能である。そして第 1 バンク 4 6 9 と第 2 バンク 4 7 0 は互いに同じ材料で形成されていても、異なる材料で形成されていてもどちらでも良い。第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 は画素と画素との間にストライプ状に形成される。第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 はソース配線（ソース信号線）上に沿って形成しても良いし、ゲート配線（ゲート信号線）上に沿って形成しても良い。なお第 1 バンク 4 6 9 及び第 2 バンク 4 7 0 を樹脂に顔料等を混ぜたもので形成しても良い。(図 1 7 (A))

【 0 2 2 3 】

次に、E L 層 4 7 1 及び陰極 (M g A g 電極) 4 7 2 を、真空蒸着法を用いて大気解放しないで連続形成する。なお、E L 層 4 7 1 の膜厚は $800 \sim 200 \text{ nm}$ (典型的には $100 \sim 120 \text{ nm}$)、陰極 4 7 2 の厚さは $180 \sim 300 \text{ nm}$ (典型的には $200 \sim 250 \text{ nm}$) とすれば良い。なお、本実施例では一画素しか図示されていないが、このとき同時に赤色に発光する E L 層、緑色に発光する E L 層及び青色に発光する E L 層が形成される。なおバンク 4 7 0 上に E L 層と陰極を形成する材料が一部積層されるが、本明細書ではこれらを E L 層 4 7 1 と陰極 4 7 2 に含めない。

【 0 2 2 4 】

この工程では、赤色に対応する画素、緑色に対応する画素及び青色に対応する

画素に対して順次 E L 層 4 7 1 及び陰極 4 7 2 を形成する。但し、E L 層 4 7 1 は溶液に対する耐性に乏しいためフォトリソグラフィ技術を用いずに各色個別に形成しなくてはならない。そこでメタルマスクを用いて所望の画素以外を隠し、必要箇所だけ選択的に E L 層 4 7 1 及び陰極 4 7 2 を形成するのが好ましい。

【 0 2 2 5 】

即ち、まず赤色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて赤色発光の E L 層及び陰極を選択的に形成する。次いで、緑色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて緑色発光の E L 層及び陰極を選択的に形成する。次いで、同様に青色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて青色発光の E L 層及び陰極を選択的に形成する。なお、ここでは全て異なるマスクを用いるように記載しているが、同じマスクを使いまわしても構わない。また、全画素に E L 層及び陰極を形成するまで真空を破らずに処理することが好ましい。

【 0 2 2 6 】

なお、本実施例では E L 層 4 7 1 を発光層のみからなる単層構造とするが、E L 層は発光層の他に正孔輸送層、正孔注入層、電子輸送層、電子注入層等を有していても構わない。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。E L 層 4 7 1 としては公知の材料を用いることができる。公知の材料としては、E L 駆動電圧を考慮すると有機材料を用いるのが好ましい。また、本実施例では E L 素子の陰極として M g A g 電極を用いた例を示すが、公知の他の材料を用いることが可能である。

【 0 2 2 7 】

こうして図 1 7 (B) に示すような構造のアクティブマトリクス基板が完成する。なお、第 1 バンク 4 6 9 と第 2 バンク 4 7 0 を形成した後、陰極 4 7 2 を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の薄膜形成装置を用いて、大気解放せずに連続的に処理することは有効である。

【 0 2 2 8 】

本実施例において、スイッチング用 T F T 5 0 1 の半導体層は、ソース領域 5 0 4、ドレイン領域 5 0 5、L o f f 領域 5 0 6、L o v 領域 5 0 7、チャネル

形成領域 5 0 8 を含んでいる。L o f f 領域 5 0 6 はゲート絶縁膜 4 0 6 を介してゲート電極 4 2 1 と重ならないように設けられている。また L o v 領域 5 0 7 はゲート絶縁膜 4 0 6 を介してゲート電極 4 2 1 と重なるように設けられている。このような構造はオフ電流を低減する上で非常に効果的である。

【 0 2 2 9 】

また、本実施例ではスイッチング用 T F T 5 0 1 はシングルゲート構造としているが、本発明ではスイッチング用 T F T はダブルゲート構造やその他のマルチゲート構造を有していても良い。ダブルゲート構造とすることで実質的に二つの T F T が直列された構造となり、オフ電流をさらに低減することができるという利点がある。

【 0 2 3 0 】

また本実施例ではスイッチング用 T F T 5 0 1 は n チャネル型 T F T であるが、p チャネル型 T F T であってもかまわない。

【 0 2 3 1 】

E L 駆動用 T F T 5 0 2 の半導体層は、ソース領域 5 1 0、ドレイン領域 5 1 1、L o v 領域 5 1 2、チャネル形成領域 5 1 3 を含んでいる。L o v 領域 5 1 2 はゲート絶縁膜 4 0 6 を介してゲート電極 4 2 2 と重なるように設けられている。なお本実施例において E L 駆動用 T F T 5 0 2 は L o f f 領域を有していないが、L o f f 領域を有する構成にしても良い。

【 0 2 3 2 】

また本実施例では E L 駆動用 T F T 5 0 2 は p チャネル型 T F T であるが、n チャネル型 T F T であってもかまわない。

【 0 2 3 3 】

なお、本実施例のアクティブマトリクス基板は、表示部だけでなく駆動回路部にも最適な構造の T F T を配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【 0 2 3 4 】

まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有する T F T を、駆動回路部を形成する C M O S 回路の n チャネル型 T F T 5

03として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路（サンプル及びホールド回路）などが含まれる。デジタル駆動を行う場合には、D/Aコンバータなどの信号変換回路も含まれ得る。

【0235】

本実施例の場合、CMOS回路のnチャネル型TFT503の半導体層は、ソース領域521、ドレイン領域522、Lov領域523及びチャネル形成領域524を含んでいる。

【0236】

また本実施例の場合、CMOS回路のpチャネル型TFT504の半導体層は、ソース領域531、ドレイン領域532、Lov領域533及びチャネル形成領域534を含んでいる。

【0237】

なお、実際には図17(B)まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）や透光性のシーリング材でパッケージング（封入）することが好ましい。その際、シーリング材の内部を不活性雰囲気にしたり、内部に吸湿性材料（例えば酸化バリウム）を配置したりするとEL素子の信頼性が向上する。

【0238】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。このような出荷できるまでの状態を本明細書中ではEL表示装置（ELディスプレイ）という。

【0239】

上述したように本実施例の作製行程では、ゲート電極のチャネル長方向の長さ（以下単にゲート電極の幅と呼ぶ）が異なっているため、ゲート電極をマスクとしてイオン注入を行うことにより、ゲート電極の厚さが異なることによるイオンの侵入深さの違いを利用して、第1のゲート電極の下に位置する半導体層中のイ

オン濃度を、第1のゲート電極の下に位置しない半導体層中のイオン濃度より低くすることが可能である。

【0240】

またマスクを用いてLoff領域を形成するために、エッチングで制御しなくてはならないのはLov領域の幅のみであり、Loff領域とLov領域の位置の制御が容易である。

【0241】

なお本実施例ではEL層から発せられる光が基板側に向いている例について説明したが、本発明はこれに限定されず、EL層から発せられる光が基板の上に向いているような構成であっても良い。この場合EL素子の陰極が画素電極となり、EL駆動用TFTはnチャネル型TFTであることが望ましい。

【0242】

本発明のELディスプレイの作製方法は、本実施例において示した作製方法に限定されることはなく、他のあらゆる作製方法を用いることが可能である。

【0243】

なお本実施例は実施例1～5と自由に組み合わせることが可能である。

【0244】

(実施例7)

本実施例では、本発明の携帯情報端末がタッチパネルを有している例について説明する。

【0245】

図18(A)において、701は本発明の携帯情報端末の表示部であり、702はタッチパネル、703はタッチペンである。タッチパネル702は透光性を有しており、表示部802から発せられる光及び、表示部802に入射する光を透過することができ、表示部701に画像が表示されている場合にも、タッチパネル702を通して、利用者が表示部701上の画像を見ることが可能である。

【0246】

図8(B)にタッチパネル702の詳しい構成を示す。タッチパネル702は複数の列方向に並べられた短冊形の第1抵抗膜704と、行方向に並べられた短

冊形の第2抵抗膜705とが所定のギャップを持って重なるように設けられている。第1抵抗膜704と第2抵抗膜705は、それぞれITOで形成されている。

【0247】

列方向に並べられた第1抵抗膜704の両端に異なる電圧が印加されており、第1抵抗膜704内部に列方向に電圧勾配が形成されている。行方向に並べられた第2抵抗膜705の両端に異なる電圧が印加されており、第2抵抗膜705内部に行方向に電圧勾配が形成されている。

【0248】

そしてタッチペン等でタッチパネル702の表面に圧力をかけることで、第1抵抗膜704の1つと第2抵抗膜705の1つとが接触する。そして接触する位置に応じた電圧が発生し、電圧の大きさを測定することで、第1抵抗膜704と第2抵抗膜705とが接した位置の情報を、電子データとして携帯情報端末に取り込むことができる。

【0249】

上記構成を有する本発明の携帯情報端末は、表示部702に書き込まれた画像を表示し、取り込んだ画像にタッチペン703で書き込みを行うことができる。

【0250】

なお本実施例は、実施例1～実施例6と自由に組み合わせることが可能である。

【0251】

(実施例8)

本実施例では、本発明の携帯情報端末の表示部がエリアセンサとして機能する例を示す。以下に、本実施例の表示部の構成を詳しく説明する。図19に本実施例の表示部の回路図を示す。

【0252】

表示部901はソース信号線S1～Sx、電源供給線V1～Vx、ゲート信号線G1～Gy、リセット用ゲート信号線RG1～RGy、センサ用ゲート信号線SG1～SGy、センサ出力配線SS1～SSx、センサ用電源線VBが設けら

れている。

【 0 2 5 3 】

表示部 9 0 1 は複数の画素 9 0 2 を有している。画素 9 0 2 は、ソース信号線 $S_1 \sim S_x$ のいずれか 1 つと、電源供給線 $V_1 \sim V_x$ のいずれか 1 つと、ゲート信号線 $G_1 \sim G_y$ のいずれか 1 つと、リセット用ゲート信号線 $RG_1 \sim RG_y$ のいずれか 1 つと、センサ用ゲート信号線 $SG_1 \sim SG_y$ のいずれか 1 つと、センサ出力配線 $SS_1 \sim SS_x$ のいずれか 1 つと、センサ用電源線 VB とを有している。

【 0 2 5 4 】

センサ出力配線 $SS_1 \sim SS_x$ はそれぞれ定電流電源 9 0 3 __ 1 ~ 9 0 3 __ x に接続されている。

【 0 2 5 5 】

図 2 0 に画素 9 0 2 の詳しい構成を示す。点線で囲まれた領域が画素 9 0 2 である。なお、ソース信号線 S は、ソース信号線 $S_1 \sim S_x$ のいずれか 1 つを意味する。また電源供給線 V は電源供給線 $V_1 \sim V_x$ のいずれか 1 つを意味する。またゲート信号線 G はゲート信号線 $G_1 \sim G_y$ のいずれか 1 つを意味する。またリセット用ゲート信号線 RG はリセット用ゲート信号線 $RG_1 \sim RG_y$ のいずれか 1 つを意味する。またセンサ用ゲート信号線 SG は、センサ用ゲート信号線 $SG_1 \sim SG_y$ のいずれか 1 つを意味する。またセンサ出力配線 SS はセンサ出力配線 $SS_1 \sim SS_x$ のいずれか 1 つを意味する。

【 0 2 5 6 】

画素 9 0 2 はスイッチング用 TFT 9 0 4、EL 駆動用 TFT 9 0 5、EL 素子 9 0 6 を有している。また図 2 0 では画素 9 0 2 に保持容量 9 0 7 が設けられているが、保持容量 9 0 7 を設けなくとも良い。

【 0 2 5 7 】

スイッチング用 TFT 9 0 4 のゲート電極はゲート信号線 G に接続されている。そしてスイッチング用 TFT 9 0 4 のソース領域とドレイン領域は、一方がソース信号線 S に、もう一方が EL 駆動用 TFT 9 0 5 のゲート電極に接続されている。

【 0 2 5 8 】

E L 駆動用 T F T 9 0 5 のソース領域は電源供給線 V に、ドレイン領域が E L 素子 9 0 6 に接続されている。保持容量 9 0 7 は E L 駆動用 T F T 9 0 5 のゲート電極と電源供給線 V とに接続して設けられている。

【 0 2 5 9 】

E L 素子 9 0 6 は陽極と陰極と、陽極と陰極との間に設けられた E L 層とからなる。陽極が E L 駆動用 T F T 9 0 5 のドレイン領域と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が E L 駆動用 T F T 9 0 5 のドレイン領域と接続している場合、陽極が対向電極、陰極が画素電極である。

【 0 2 6 0 】

さらに画素 9 0 2 は、リセット用 T F T 9 1 0、バッファ用 T F T 9 1 1、選択用 T F T 9 1 2、フォトダイオード 9 1 3 を有している。

【 0 2 6 1 】

リセット用 T F T 9 1 0 のゲート電極はリセット用ゲート信号線 R G に接続されている。リセット用 T F T 9 1 0 のソース領域はセンサ用電源線 V B に接続されている。センサ用電源線 V B は常に一定の電位（基準電位）に保たれている。またリセット用 T F T 9 1 0 のドレイン領域はフォトダイオード 9 1 3 及びバッファ用 T F T 9 1 1 のゲート電極に接続されている。

【 0 2 6 2 】

図示しないが、フォトダイオード 9 1 3 はカソード電極と、アノード電極と、カソード電極とアノード電極の間に設けられた光電変換層とを有している。リセット用 T F T 9 1 0 のドレイン領域は、具体的にはフォトダイオード 9 1 3 のアノード電極又はカソード電極に接続されている。

【 0 2 6 3 】

バッファ用 T F T 9 1 1 のドレイン領域はセンサ用電源線 V B に接続されており、常に一定の基準電位に保たれている。そしてバッファ用 T F T 9 1 1 のソース領域は選択用 T F T 9 1 2 のソース領域又はドレイン領域に接続されている。

【 0 2 6 4 】

選択用 T F T 9 1 2 のゲート電極はセンサ用ゲート信号線 S G に接続されてい

る。そして選択用TFT912のソース領域とドレイン領域は、一方は上述したとおりバッファ用TFT911のソース領域に接続されており、もう一方はセンサ出力配線SSに接続されている。センサ出力配線SSは定電流電源903（定電流電源903__1～903__xのいずれか1つ）に接続されており、常に一定の電流が流れている。

【0265】

次に本実施例の表示部の駆動の仕方について、図19及び図20を用いて説明する。

【0266】

画素902が有するEL素子906はエリアセンサの光源として機能しており、スイッチング用TFT904、EL駆動用TFT905は、光源としてのEL素子906の動作を制御している。

【0267】

EL素子から発せられる光は被写体上で反射し、画素902が有するフォトダイオード913に照射される。フォトダイオード913は、照射された光を、画像情報を有する電気信号に変換する。そしてフォトダイオード913で発生した画像情報を有する電気信号は、リセット用TFT910、バッファ用TFT911及び選択用TFT912により画像信号として携帯情報端末内に取り込まれる。

【0268】

本実施例においてリセット用TFT910、バッファ用TFT911及び選択用TFT912は、nチャネル型TFTとpチャネル型TFTのどちらでも良い。ただし、リセット用TFT910とバッファ用TFT911の極性は逆の方が好ましい。

【0269】

まずリセット用ゲート信号線RG1に入力されているリセット信号によって、RG1に接続されている1ライン目の画素のリセット用TFT910はオンの状態にある。よってセンサ用電源線VBの基準電位がバッファ用TFT911のゲート電極に与えられる。

【 0 2 7 0 】

またセンサ用ゲート信号線 S G 1 に入力されているセンサ信号によって、センサ用ゲート信号線 S G 1 に接続されている 1 ライン目の画素の選択用 T F T 9 1 2 がオフの状態にある。よってバッファ用 T F T 9 1 1 のソース領域は、基準電位からバッファ用 T F T 9 1 1 のソース領域とゲート電極の電位差 V_{GS} を差し引いた電位に保たれている。なお本実施例では、リセット用 T F T 9 1 0 がオンの状態である期間をリセット期間と呼ぶ。

【 0 2 7 1 】

そしてリセット用ゲート信号線 R G 1 に入力されたりセット信号の電位が変化して、1 ライン目の画素のリセット用 T F T 9 1 0 が全てオフの状態になる。よってセンサ用電源線 V B の基準電位は、1 ライン目の画素のバッファ用 T F T 9 1 1 のゲート電極に与えられなくなる。なお、リセット用 T F T 9 1 0 がオフの状態にある期間を、本実施例ではサンプル期間 S T と呼ぶ。特に 1 ライン目の画素のリセット用 T F T 9 1 0 がオフの状態にある期間をサンプル期間 S T 1 と呼ぶ。

【 0 2 7 2 】

サンプル期間 S T 1 では、センサ用ゲート信号線 S G 1 に入力されたセンサ信号の電位が変化して、1 ライン目の画素の選択用 T F T 9 1 2 がオンの状態になる。よって 1 ライン目の画素のバッファ用 T F T 9 1 1 のソース領域は、選択用 T F T 9 1 2 を介してセンサ出力配線 S S 1 に電氣的に接続される。センサ出力配線 S S 1 は定電流電源 9 0 3 _ 1 に接続されており、そのためバッファ用 T F T 9 1 1 はソースフォロワ (s o u r c e f o l l o w e r) として機能し、ソース領域とゲート電極の電位差 V_{GS} は一定となる。

【 0 2 7 3 】

サンプル期間 S T 1 において、E L 素子 9 0 6 からの光が被写体上で反射してフォトダイオード 9 1 3 に照射されると、フォトダイオード 9 1 3 に電流が流れる。そのため、リセット期間において基準電位に保たれていたバッファ用 T F T 9 1 1 のゲート電極の電位は、フォトダイオード 9 1 3 で発生する電流の大きさに応じて変化する。

【 0 2 7 4 】

フォトダイオード 9 1 3 に流れる電流は、フォトダイオード 9 1 3 に照射される光の強さに比例するため、被写体上の画像は、フォトダイオード 9 1 3 においてそのまま電気信号に変換される。フォトダイオード 9 1 3 において生成された電気信号は、バッファ用 T F T 9 1 1 のゲート電極に入力される。

【 0 2 7 5 】

バッファ用 T F T 9 1 1 のソース領域とゲート電極の電位差 V_{GS} は常に一定であるので、バッファ用 T F T 9 1 1 のソース領域は、バッファ用 T F T 9 1 1 のゲート電極の電位から V_{GS} を差し引いた電位に保たれている。そのためバッファ用 T F T 9 1 1 のゲート電極の電位が変化すると、それに伴ってバッファ用 T F T 9 1 1 のソース領域の電位も変化する。

【 0 2 7 6 】

バッファ用 T F T 9 1 1 のソース領域の電位は、画像信号として選択用 T F T 9 1 2 を介しセンサ出力配線 S S 1 に入力される。

【 0 2 7 7 】

次に、リセット用ゲート信号線 R G 1 に入力されているリセット信号によって、R G 1 に接続されている 1 ライン目の画素のリセット用 T F T 9 1 0 はオンの状態になり、再びリセット期間になる。それと同時にリセット用ゲート信号線 R G 2 に入力されているリセット信号によって、R G 2 に接続されている 2 ライン目の画素のリセット用 T F T 9 1 0 はオフの状態になり、サンプリング期間 S T 2 が開始する。

【 0 2 7 8 】

サンプリング期間 S T 2 では、サンプリング期間 S T 1 と同様に、フォトダイオードにおいて画像情報を有する電気信号が生成し、画像信号がセンサ出力配線 S S 2 に入力される。

【 0 2 7 9 】

上記動作を繰り返し、サンプリング期間 S T y が終了すると、1 つの画像を画像信号として読み込むことができる。なお本明細書では、サンプリング期間 S T 1 ～ S T y の全てが出現するまでの期間をセンサフレーム期間 S F と呼ぶ。

【 0 2 8 0 】

また各サンプリング期間において、各画素が有する E L 素子を常に発光させておく必要がある。例えば 1 ライン目の画素が有する E L 素子は、最低でもサンプリング期間 S T 1 の間発光していることが重要である。なお全ての画素がセンサフレーム期間 S F の間、常に発光していても良い。

【 0 2 8 1 】

なおカラー画像を読み込むエリアセンサの場合、表示部は R (赤) G (緑) B (青) の各色に対応した画素を有している。R G B の各色に対応した画素は、R G B に対応した三種類の E L 素子を有しているか、または白色発光の E L 素子と R G B の三種類のカラーフィルターを有しているか、または青色又は青緑発光の E L 素子と蛍光体 (蛍光性の色変換層 : C C M) とを有している。

【 0 2 8 2 】

R G B の各色に対応した画素から発せられる R G B の各色の光は、被写体に順に照射される。そして被写体上で反射された R G B の各色の光が、画素の有するフォトダイオードに照射され、R G B 各色に対応する画像信号が携帯情報端末に取り込まれる。

【 0 2 8 3 】

本実施例の携帯情報端末は、表示部をエリアセンサとして機能させることが可能である。そのため、表示部で読み込んだ画像を表示部に表示させることが可能であり、その場で読み込んだ画像を確認し、他者にデータとして送ることが可能である。

【 0 2 8 4 】

なお本実施例は実施例 1 ~ 7 と自由に組み合わせることが可能である。

【 0 2 8 5 】

(実施例 9)

本実施例では、本発明を用いて E L ディスプレイを作製した例について説明する。なお、図 2 1 (A) は本発明の E L ディスプレイの上面図であり、図 2 1 (B) はその断面図である。

【 0 2 8 6 】

図 2 1 (A)、(B)において、4 0 0 1は基板、4 0 0 2は表示部、4 0 0 3はソース信号線駆動回路、4 0 0 4はゲート信号線駆動回路であり、それぞれの駆動回路は配線 4 0 0 5 を経て F P C (フレキシブルプリントサーキット) 4 0 0 6 に至り、外部機器へと接続される。

【0 2 8 7】

このとき、表示部 4 0 0 2、ソース信号線駆動回路 4 0 0 3 及びゲート信号線駆動回路 4 0 0 4 を囲むようにして第 1 シール材 4 1 0 1、カバー材 4 1 0 2、充填材 4 1 0 3 及び第 2 シール材 4 1 0 4 が設けられている。

【0 2 8 8】

図 2 1 (B) は図 2 1 (A) を A - A' で切断した断面図に相当し、基板 4 0 0 1 の上にソース信号線駆動回路 4 0 0 3 に含まれる駆動 T F T (但し、ここでは n チャネル型 T F T と p チャネル型 T F T を図示している。) 4 2 0 1 及び表示部 4 0 0 2 に含まれる E L 駆動用 T F T (E L 素子への電流を制御する T F T) 4 2 0 2 が形成されている。

【0 2 8 9】

本実施例では、駆動 T F T 4 2 0 1 には公知の方法で作製された p チャネル型 T F T または n チャネル型 T F T が用いられ、E L 駆動用 T F T 4 2 0 2 には公知の方法で作製された p チャネル型 T F T が用いられる。また、表示部 4 0 0 2 に E L 駆動用 T F T 4 2 0 2 のゲート電極に接続された保持容量 (図示せず) が設けられる。

【0 2 9 0】

駆動 T F T 4 2 0 1 及び画素 T F T 4 2 0 2 の上には樹脂材料でなる層間絶縁膜 (平坦化膜) 4 3 0 1 が形成され、その上に画素 T F T 4 2 0 2 のドレイン領域と電氣的に接続する画素電極 (陽極) 4 3 0 2 が形成される。画素電極 4 3 0 2 としては仕事関数の大きい透明導電膜が用いられる。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【0 2 9 1】

そして、画素電極 4 3 0 2 の上には絶縁膜 4 3 0 3 が形成され、絶縁膜 4 3 0 3 は画素電極 4 3 0 2 の上に開口部が形成されている。この開口部において、画素電極 4 3 0 2 の上には E L (エレクトロルミネッセンス) 層 4 3 0 4 が形成される。E L 層 4 3 0 4 は公知の有機 E L 材料または無機 E L 材料を用いることができる。また、有機 E L 材料には低分子系 (モノマー系) 材料と高分子系 (ポリマー系) 材料があるがどちらを用いても良い。

【 0 2 9 2 】

E L 層 4 3 0 4 の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、E L 層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

【 0 2 9 3 】

E L 層 4 3 0 4 の上には遮光性を有する導電膜 (代表的にはアルミニウム、銅もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜) からなる陰極 4 3 0 5 が形成される。また、陰極 4 3 0 5 と E L 層 4 3 0 4 の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中で両者を連続成膜するか、E L 層 4 3 0 4 を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極 4 3 0 5 を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式 (クラスターツール方式) の成膜装置を用いることで上述のような成膜を可能とする。

【 0 2 9 4 】

そして陰極 4 3 0 5 は 4 3 0 6 で示される領域において配線 4 0 0 5 に電氣的に接続される。配線 4 0 0 5 は陰極 4 3 0 5 に所定の電圧を与えるための配線であり、異方導電性フィルム 4 3 0 7 を介して F P C 4 0 0 6 に電氣的に接続される。

【 0 2 9 5 】

以上のようにして、画素電極 (陽極) 4 3 0 2、E L 層 4 3 0 4 及び陰極 4 3 0 5 からなる E L 素子が形成される。この E L 素子は、第 1 シール材 4 1 0 1 及び第 2 シール材 4 1 0 4 によって基板 4 0 0 1 に貼り合わされたカバー材 4 1 0 2 で囲まれ、充填材 4 1 0 3 により封入されている。

【 0 2 9 6 】

カバー材 4 1 0 2 としては、ガラス材、金属材（代表的にはステンレス材）、セラミックス材、プラスチック材（プラスチックフィルムも含む）を用いることができる。プラスチック材としては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやマイラーフィルムで挟んだ構造のシートを用いることもできる。

【 0 2 9 7 】

但し、EL素子からの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

【 0 2 9 8 】

また、充填材 4 1 0 3 としては紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。この充填材 4 1 0 3 の内部に吸湿性物質（好ましくは酸化バリウム）もしくは酸素を吸着しうる物質を設けておくとEL素子の劣化を抑制できる。

【 0 2 9 9 】

また、充填材 4 1 0 3 の中にスペーサを含有させてもよい。このとき、スペーサを酸化バリウムで形成すればスペーサ自体に吸湿性をもたせることが可能である。また、スペーサを設けた場合、スペーサからの圧力を緩和するバッファ層として陰極 4 3 0 5 上に樹脂膜を設けることも有効である。

【 0 3 0 0 】

また、配線 4 0 0 5 は異方導電性フィルム 4 3 0 7 を介してFPC 4 0 0 6 に電氣的に接続される。配線 4 0 0 5 は表示部 4 0 0 2、ソース信号線駆動回路 4 0 0 3 及びゲート信号線駆動回路 4 0 0 4 に送られる信号をFPC 4 0 0 6 に伝え、FPC 4 0 0 6 により外部機器と電氣的に接続される。

【 0 3 0 1 】

また、本実施例では第1シール材4101の露呈部及びFPC4006の一部を覆うように第2シール材4104を設け、EL素子を徹底的に外気から遮断する構造となっている。こうして図21(B)の断面構造を有するELディスプレイとなる。

【 0 3 0 2 】

ここで表示部のさらに詳細な断面構造を図22に、上面構造を図23(A)に、回路図を図23(B)に示す。図22、図23(A)及び図23(B)では共通の符号を用いるので互いに参照すれば良い。

【 0 3 0 3 】

図22において、基板4401上に設けられたスイッチング用TFT4402は公知の方法を用いて形成されたnチャネル型TFTである。また、4403で示される配線は、スイッチング用TFT4402のゲート電極4404a、4404bを電氣的に接続するゲート配線である。

【 0 3 0 4 】

なお、本実施例ではチャネル形成領域が二つ形成されるダブルゲート構造としているが、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【 0 3 0 5 】

また、スイッチング用TFT4402のドレイン配線4405はEL駆動用TFT4406のゲート電極4407に電氣的に接続されている。なお、EL駆動用TFT4406は公知の方法を用いて形成されたpチャネル型TFTである。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【 0 3 0 6 】

スイッチング用TFT4402及びEL駆動用TFT4406の上には第1パッシベーション膜4408が設けられ、その上に樹脂からなる平坦化膜4409が形成される。平坦化膜4409を用いてTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在するこ

とによって発光不良を起こす場合がある。従って、E L 層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0307】

また、4410は透明導電膜からなる画素電極（E L 素子の陽極）であり、E L 駆動用TFT4406のドレイン配線4417に電氣的に接続される。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【0308】

画素電極4410の上にはE L 層4411が形成される。なお、図22では一面素しか図示していないが、本実施例ではR（赤）、G（緑）、B（青）の各色に対応したE L 層を作り分けている。また、本実施例では蒸着法により低分子系有機E L 材料を形成している。具体的には、正孔注入層として20nm厚の銅フタロシアニン（CuPc）膜を設け、その上に発光層として70nm厚のトリス-8-キノリノラトアルミニウム錯体（Alq₃）膜を設けた積層構造としている。Alq₃にキナクリドン、ペリレンもしくはDCM1といった蛍光色素を添加することで発光色を制御することができる。

【0309】

但し、以上の例はE L 層として用いることのできる有機E L 材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせてE L 層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、本実施例では低分子系有機E L 材料をE L 層として用いる例を示したが、高分子系有機E L 材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機E L 材料や無機材料は公知の材料を用いることができる。

【0310】

次に、E L 層4411の上には導電膜からなる陰極4412が設けられる。本実施例の場合、導電膜としてアルミニウムとリチウムとの合金膜を用いる。勿論、公知のMgAg膜（マグネシウムと銀との合金膜）を用いても良い。陰極材料

としては、周期表の1族もしくは2族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

【0311】

この陰極4412まで形成された時点でEL素子4413が完成する。なお、ここでいうEL素子4413は、画素電極（陽極）4410、EL層4411及び陰極4412で形成されたコンデンサを指す。

【0312】

次に、本実施例における画素の上面構造を図23（A）を用いて説明する。スイッチング用TFT4402のソース領域はソース配線を含むソース信号線4415に接続され、ドレイン領域はドレイン配線4405に接続される。また、ドレイン配線4405はEL駆動用TFT4406のゲート電極4407に電氣的に接続される。また、EL駆動用TFT4406のソース領域は電源供給線4416に電氣的に接続され、ドレイン領域はドレイン配線4417に電氣的に接続される。また、ドレイン配線4417は点線で示される画素電極（陽極）4418に電氣的に接続される。

【0313】

このとき、4419で示される領域には保持容量が形成される。保持容量4419は、電源供給線4416と電氣的に接続された半導体膜4420、ゲート絶縁膜と同一層の絶縁膜（図示せず）及びゲート電極4407との間で形成される。また、ゲート電極4407、第1層間絶縁膜と同一の層（図示せず）及び電源供給線4416で形成される容量も保持容量として用いることが可能である。

【0314】

（実施例10）

本実施例では、実施例9とは異なる画素構造を有したELディスプレイについて説明する。説明には図24を用いる。なお、図22と同一の符号が付してある部分については実施例9の説明を参照すれば良い。

【0315】

図24ではEL駆動用TFT4501として公知の方法を用いて形成されたnチャネル型TFTを用いる。勿論、EL駆動用TFT4501のゲート電極45

02はスイッチング用TFT4402のドレイン配線4405に電氣的に接続されている。また、EL駆動用TFT4501のドレイン配線4503は画素電極4504に電氣的に接続されている。

【0316】

本実施例では、導電膜からなる画素電極4504がEL素子の陰極として機能する。具体的には、アルミニウムとリチウムとの合金膜を用いるが、周期表の1族もしくは2族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

【0317】

画素電極4504の上にはEL層4505が形成される。なお、図24では一面素しか図示していないが、本実施例ではG（緑）に対応したEL層を蒸着法及び塗布法（好ましくはスピンコーティング法）により形成している。具体的には、電子注入層として20nm厚のフッ化リチウム（LiF）膜を設け、その上に発光層として70nm厚のPPV（ポリパラフェニレンビニレン）膜を設けた積層構造としている。

【0318】

次に、EL層4505の上には透明導電膜からなる陽極4506が設けられる。本実施例の場合、透明導電膜として酸化インジウムと酸化スズとの化合物もしくは酸化インジウムと酸化亜鉛との化合物からなる導電膜を用いる。

【0319】

この陽極4506まで形成された時点でEL素子4507が完成する。なお、ここでいうEL素子4507は、画素電極（陰極）4504、EL層4505及び陽極4506で形成されたコンデンサを指す。

【0320】

EL素子に加える電圧が10V以上といった高電圧の場合には、EL駆動用TFT4501においてホットキャリア効果による劣化が顕在化してくる。このような場合に、EL駆動用TFT4501として、ドレイン領域側のLDD領域4509がゲート絶縁膜4510を介してゲート電極4502と重なっている構成を有するnチャネル型TFTを用いることは有効である。

【 0 3 2 1 】

また、本実施例の E L 駆動用 T F T 4 5 0 1 はゲート電極 4 5 0 2 と L D D 領域 4 5 0 9 との間にゲート容量と呼ばれる寄生容量を形成する。このゲート容量を調節することで図 2 3 (A) 、 (B) に示した保持容量 4 4 1 8 と同等の機能を持たせることも可能である。特に、 E L ディスプレイをデジタル駆動方式で動作させる場合においては、保持容量のキャパシタンスがアナログ駆動方式で動作させる場合よりも小さくて済むため、ゲート容量で保持容量を代用しうる。

【 0 3 2 2 】

なお、 E L 素子に加える電圧が 1 0 V 以下、好ましくは 5 V 以下となった場合、上記ホットキャリア効果による劣化はさほど問題とならなくなるため、図 2 4 において L D D 領域 4 5 0 9 を省略した構造の n チャネル型 T F T を用いても良い。

【 0 3 2 3 】

(実施例 1 1)

本発明の携帯情報端末の表示部が有する E L ディスプレイは、画素内にいくつの T F T を設けた構造としても良い。例えば、四つ乃至六つまたはそれ以上の T F T を設けても構わない。本発明は E L ディスプレイの画素構造に限定されずに実施することが可能である。

【 0 3 2 4 】

(実施例 1 2)

本発明の携帯情報端末の表示部に用いられる E L ディスプレイはアクティブマトリクス型に限定されることはなく、パッシブ型であっても良い。図 2 6 に本実施例で用いられる E L ディスプレイの表示部の断面図を示す。

【 0 3 2 5 】

基板 2 6 0 1 上に陽極 2 6 0 2 が短冊状に並べられて形成されている。そして基板 2 6 0 1 上と陽極 2 6 0 2 を覆ってマトリクス状に絶縁膜 2 6 0 3 が形成されている。そして隣接する E L 層及び陰極を分離するためのバンク 2 6 0 4 が絶縁膜 2 6 0 3 上に設けられている。

【 0 3 2 6 】

バンク 2 6 0 4 は隣接する E L 層及び陰極を電氣的に分離するためにも絶縁性の材料を用いて形成することが好ましい。

【 0 3 2 7 】

そして基板 2 6 0 1、陽極 2 6 0 2、絶縁膜 2 6 0 3 及びバンク 2 6 0 4 を有するパッシブ基板上に、E L 層 2 6 0 5 と陰極 2 6 0 7 とが順に積層して形成される。バンク 2 6 0 4 を挟んで隣り合う E L 層 2 6 0 5 と陰極 2 6 0 7 とは、バンク 2 6 0 4 によって分離されている。

【 0 3 2 8 】

パッシブ型の E L ディスプレイはアクティブマトリクス型の E L ディスプレイに比べて、作製方法が簡便であり、コストも低い。そのためパッシブ型の E L ディスプレイを本発明の携帯情報端末の表示部に用いることで、携帯情報端末自体のコストを低くすることが可能である。

【 0 3 2 9 】

なお本発明の携帯情報端末の表示部に用いられるパッシブ型の E L ディスプレイは、本実施例で示した構成に限定されない。本発明の携帯情報端末の表示部に用いられるパッシブ型の E L ディスプレイは、どのような構成を有していても良い。

【 0 3 3 0 】

本実施例は、実施例 1 または実施例 7 と自由に組み合わせて実施することが可能である。

【 0 3 3 1 】

(実施例 1 3)

本実施例では、本発明の携帯情報端末の表示部が有する液晶ディスプレイの構成について説明する。図 2 7 に本実施例の液晶ディスプレイの概略図を一例として示す。

【 0 3 3 2 】

ソース信号線駆動回路 1 3 0 1 とゲート信号線駆動回路 1 3 0 2 は、駆動回路の一部である。表示部 1 3 0 8 では、ソース信号線駆動回路 1 3 0 1 に接続されたソース信号線 1 3 0 3 と、ゲート信号線駆動回路 1 3 0 2 に接続されたゲート

信号線 1 3 0 4 とが交差している。そのソース信号線 1 3 0 3 とゲート信号線 1 3 0 4 を備えた領域に、画素の薄膜トランジスタ（画素 T F T）1 3 0 5 と、対向電極と画素電極の間に液晶を挟んだ液晶セル 1 3 0 6 と、保持容量 1 3 0 7 が設けられている。

【 0 3 3 3 】

ソース信号線 1 3 0 3 に入力されたアナログのビデオ信号（画像情報を有するアナログの信号）は、画素 T F T 1 3 0 5 により選択され、所定の画素電極に書き込まれる。

【 0 3 3 4 】

ソース信号線駆動回路 1 3 0 1 から出力されたタイミング信号によりサンプリングされたアナログのビデオ信号が、ソース信号線 1 3 0 3 に供給される。

【 0 3 3 5 】

ゲート側駆動回路 1 3 0 2 から出力されるゲート信号によって、対応する画素 T F T 1 3 0 5 のスイッチングが行われ、ソース信号線 1 3 0 3 からの画像情報を有するアナログ信号によって液晶セル 1 3 0 6 の有する液晶が駆動され、表示部に画像が表示される。

【 0 3 3 6 】

なお本発明の携帯情報端末の表示部に用いられる液晶ディスプレイは、本実施例で示した構成に限定されない。本発明の携帯情報端末の表示部に用いられる液晶ディスプレイは、どのような構成を有していても良い。

【 0 3 3 7 】

本実施例は、実施例 1 または実施例 7 と自由に組み合わせて実施することが可能である。

【 0 3 3 8 】

（実施例 1 4）

本発明の携帯情報端末の表示部が有する E L ディスプレイにおいて、E L 素子が有する E L 層を形成する E L について説明する。

【 0 3 3 9 】

本発明の携帯情報端末の表示部が有する E L ディスプレイにおいて、E L 素子

が有する E L 層に用いられる E L は、公知のものであればいずれも用いることが可能である。しかし、公知のものの中에서도、特に発光効率がより高い E L を用いることで、携帯情報端末自体の消費電力を抑えることが可能になる。

【 0 3 4 0 】

一重項項励起子のエネルギー失活による発光（蛍光）のみではなく三重項励起子のエネルギー失活による発光（燐光）も利用することで、外部量子効率の上限を高くすることができる。具体的には、蛍光のみを利用した場合約 5 % だった外部量子効率の上限を、蛍光のみではなく燐光も利用した場合約 1 0 % 以上、代表的には 2 0 % まで高くすることが可能である。そして発光強度の最大値は、蛍光のみを利用した場合は約 2 0 1 m/W であるのに対し、蛍光のみではなく燐光も利用することで、2 5 1 m/W 以上、代表的には約 4 0 1 m/W とすることができる。

【 0 3 4 1 】

蛍光のみではなく燐光も利用することができる E L としては、PtOEP [2,3,7,8,12,13,17,18-octaethyl 21H,23H-porphine platinum(II)]、Ir(ppy)₃ [tris(2-phenylpyridine)iridium] 等が挙げられる。

【 0 3 4 2 】

上述したように、蛍光のみではなく燐光も利用した E L を有する E L 素子は、蛍光のみを利用した E L を有する E L 素子に比べて発光効率が高いので、携帯情報端末自体の消費電力を抑えることができる。そのため携帯情報端末は利用者が持ち運んで使用するため、消費電力を抑えることで携帯情報端末の使い勝手がより良くなる。

【 0 3 4 3 】

本実施例は、実施例 1 ～ 1 2 と自由に組み合わせて実施することが可能である。

【 0 3 4 4 】

【発明の効果】

本発明の携帯情報端末は、文字、記号、数字等を入力するための操作キーがそれぞれ L E D (Light Emitting Diode)、E L または液晶等を有しており、該 L

ED (Light Emitting Diode)、ELまたは液晶等によって表示される文字、記号、数字等の画像で、利用者が操作キーを識別できるようにした。上記構成によって、暗所においても利用者が操作キーを識別できる。

【0345】

そして表示部に用いられているELディスプレイの表示の向きと、操作キーに表示される文字、記号、数字等の画像の向きを、携帯情報端末を用いる用途によって、利用者が適宜変えることができるようにした。上記構成によって、携帯情報端末の使い勝手を良くすることができる。

【0346】

また本発明の携帯情報端末は、CCDカメラを有する構成としても良い。CCDカメラを有することで、CCDカメラで携帯情報端末に電子データとして取り込んだ画像情報を、その場で他者に送ることができる。

【図面の簡単な説明】

【図1】 本発明の携帯情報端末の外観図。

【図2】 本発明の携帯情報端末の操作パネルの拡大図。

【図3】 本発明の携帯情報端末の上面図。

【図4】 本発明の携帯情報端末の外観図。

【図5】 本発明の携帯情報端末の操作キーの拡大図及びその駆動回路。

【図6】 本発明の携帯情報端末の表示部に用いられるELディスプレイの回路図。

【図7】 本発明の携帯情報端末の表示部に用いられるELディスプレイの上面図。

【図8】 本発明の携帯情報端末の表示部に用いられるELディスプレイの駆動方法を示すタイミングチャート図。

【図9】 本発明の携帯情報端末の表示部に用いられるELディスプレイの上面図。

【図10】 本発明の携帯情報端末の表示部に用いられるELディスプレイの駆動方法を示すタイミングチャート図。

【図11】 本発明の携帯情報端末の表示部に用いられるELディスプレイの上

面図。

【図 1 2】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの回路図。

【図 1 3】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの駆動方法を示すタイミングチャート図。

【図 1 4】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの作製方法を示す図。

【図 1 5】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの作製方法を示す図。

【図 1 6】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの作製方法を示す図。

【図 1 7】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの作製方法を示す図。

【図 1 8】 タッチパネルの実装位置及びタッチパネルの構成を示す図。

【図 1 9】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの回路図。

【図 2 0】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの画素の回路図。

【図 2 1】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの外観図。

【図 2 2】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの断面図。

【図 2 3】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの画素の上面図及び回路図。

【図 2 4】 本発明の携帯情報端末の表示部に用いられる E L ディスプレイの断面図。

【図 2 5】 従来の携帯電話の図。

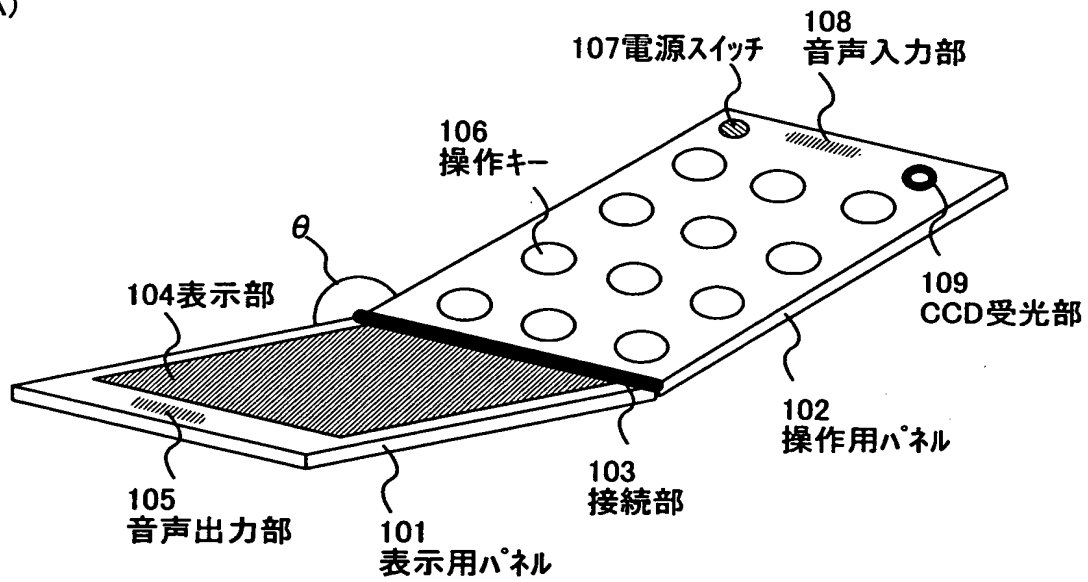
【図 2 6】 パッシブ型の E L ディスプレイの断面図。

【図 2 7】 液晶ディスプレイの回路図。

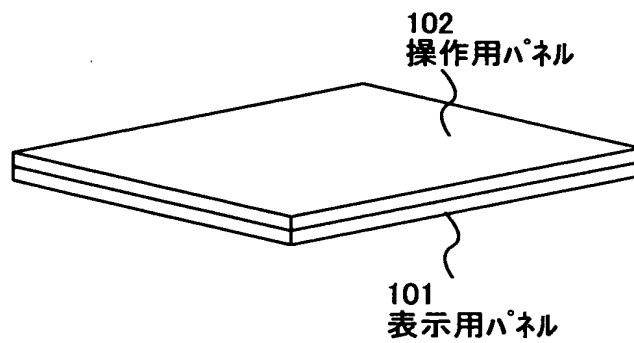
【書類名】 図面

【図 1】

(A)

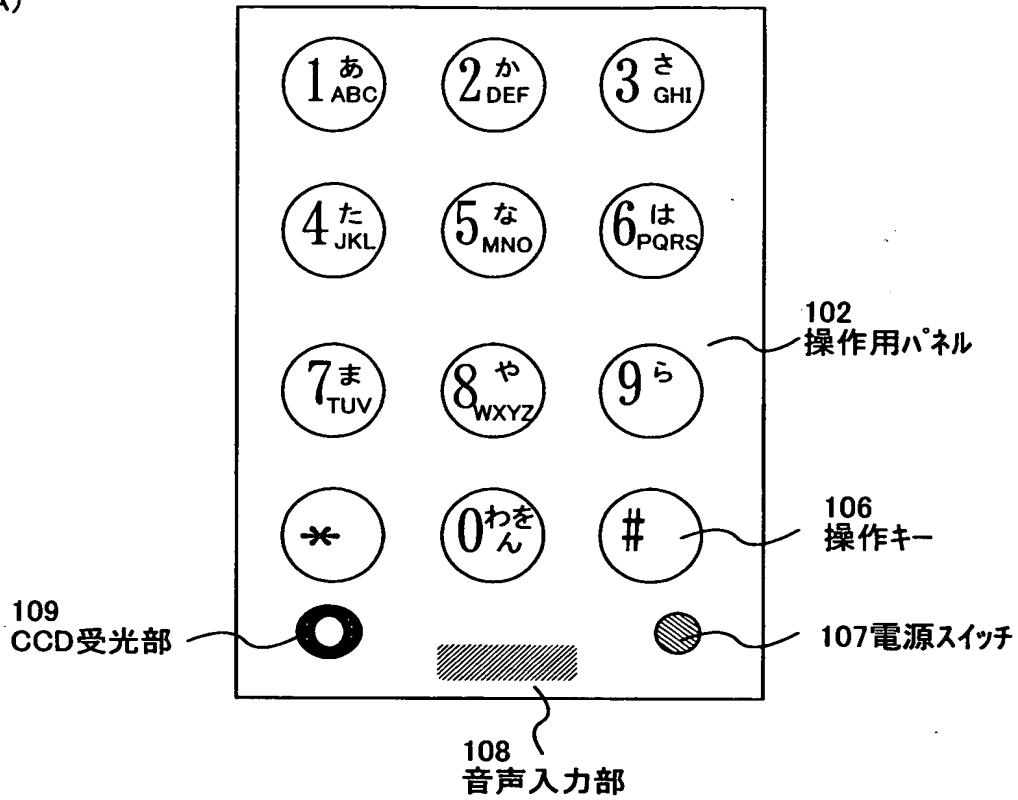


(B)

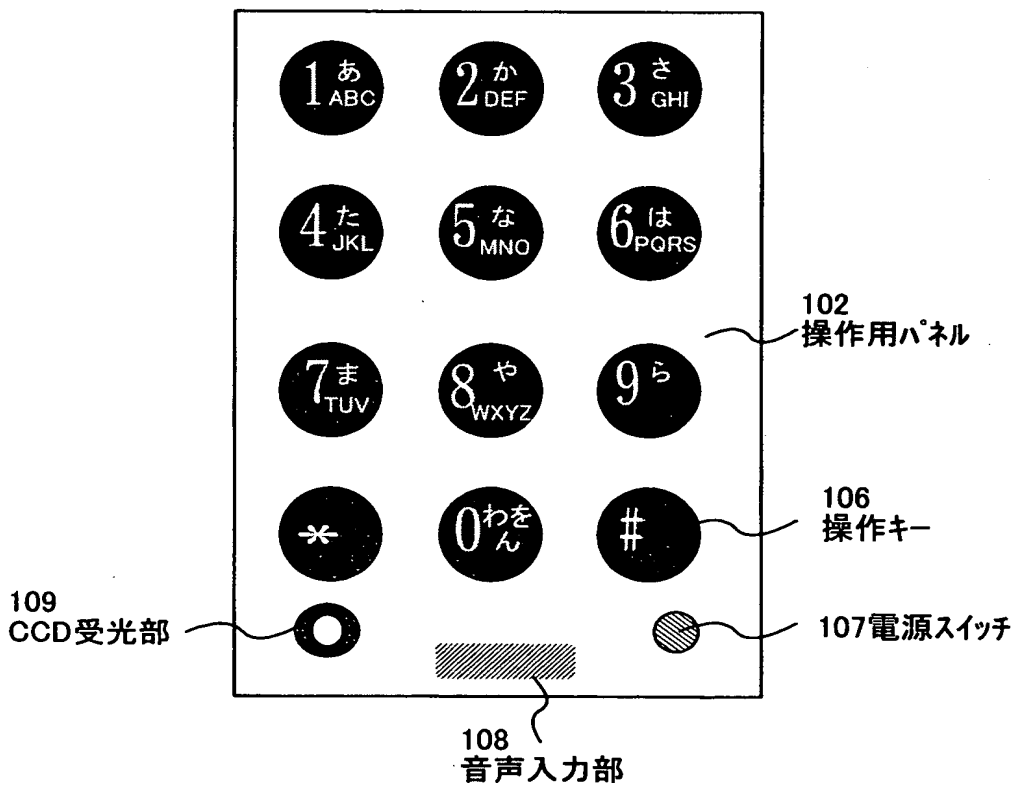


【図 2】

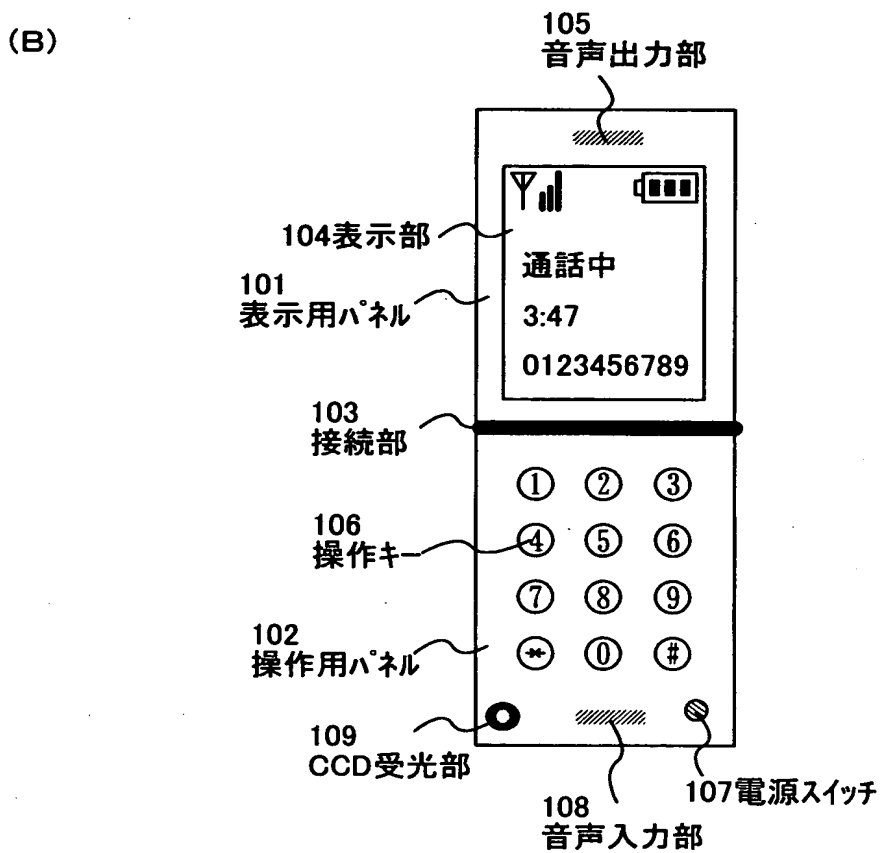
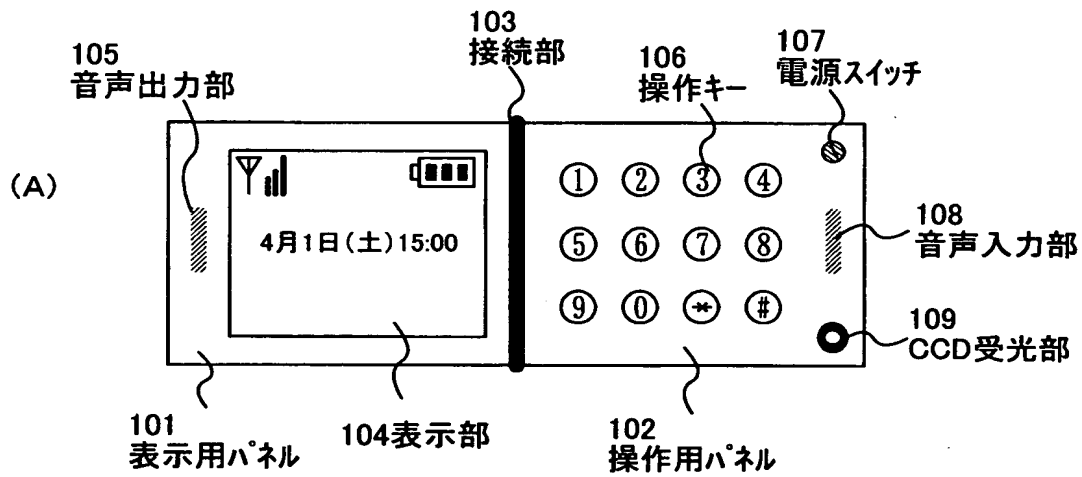
(A)



(B)

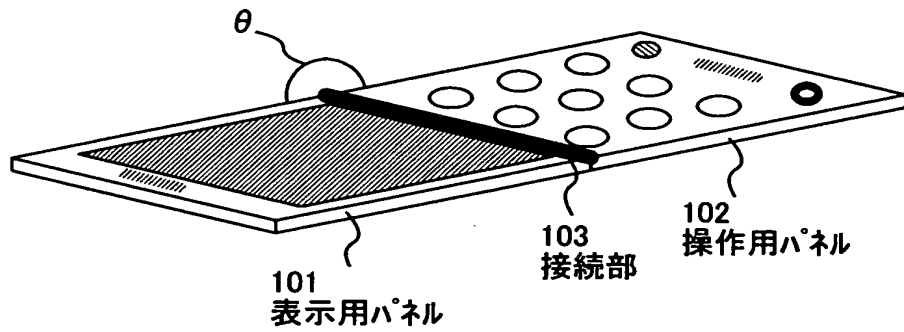


【図 3】

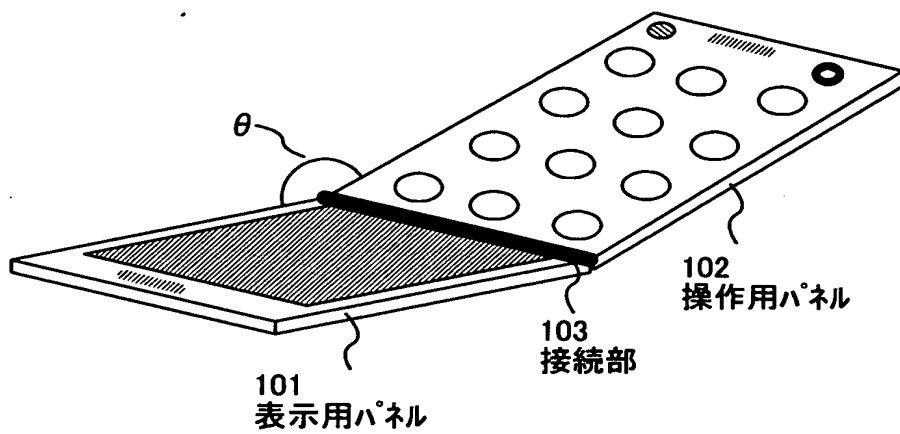


【図 4】

(A)

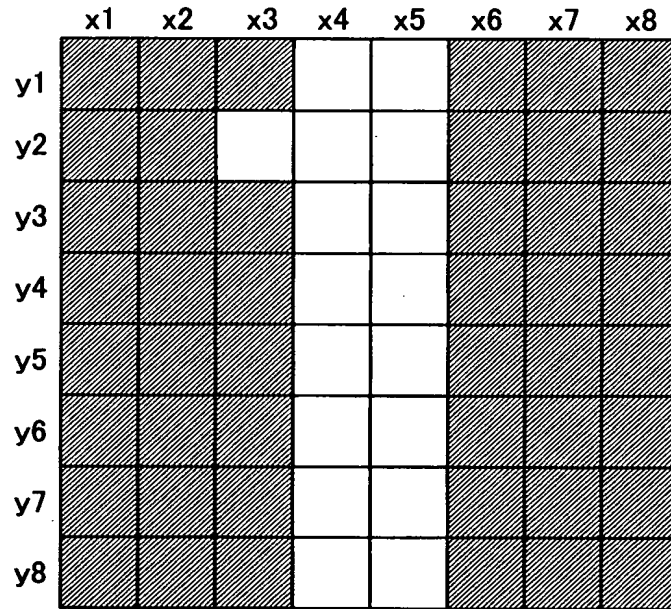


(B)

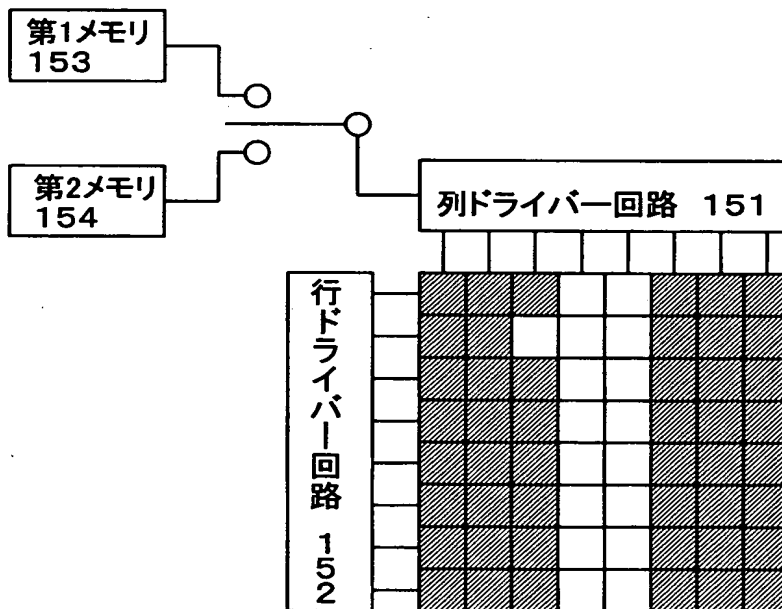


【図 5】

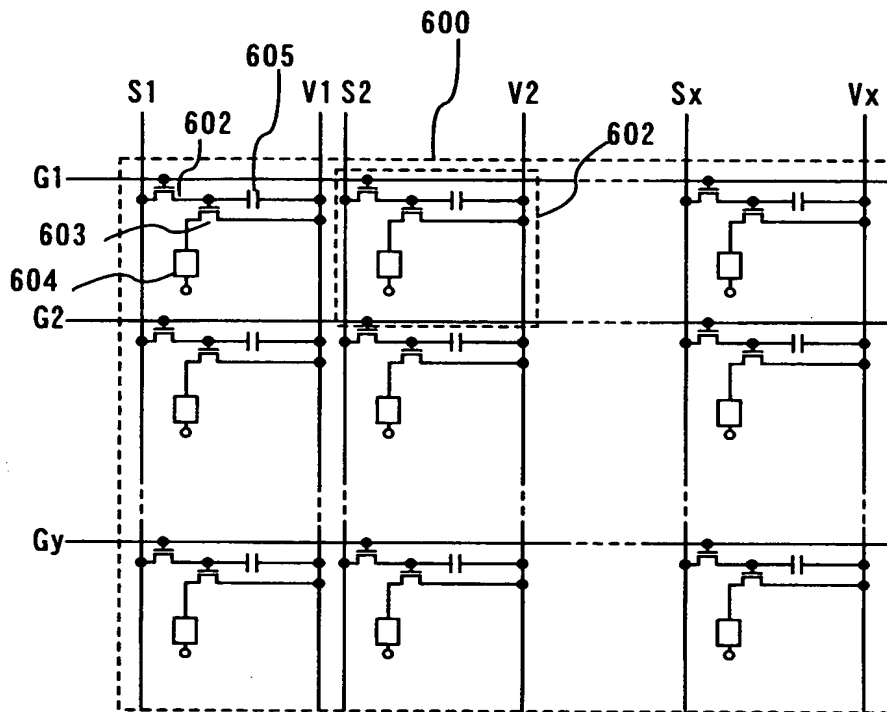
(A)



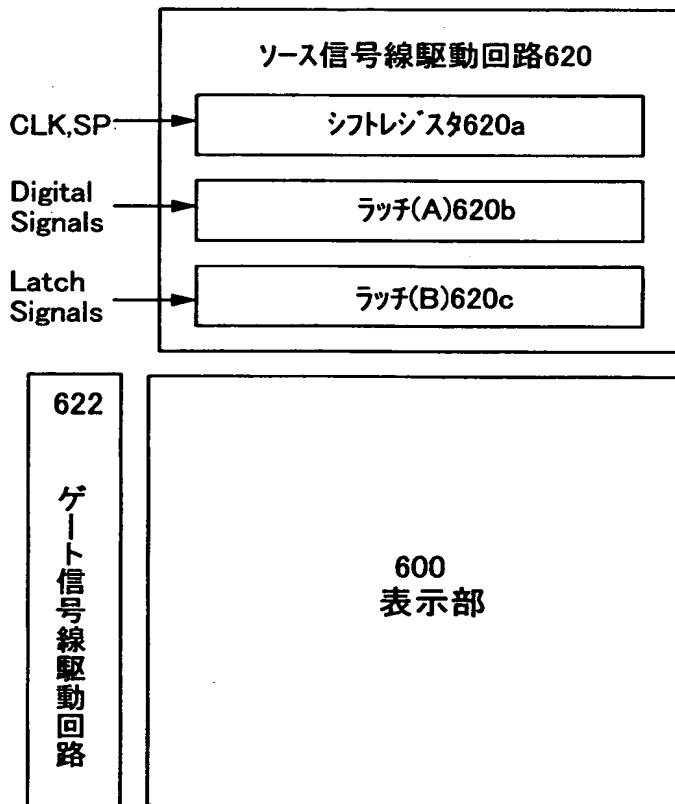
(B)



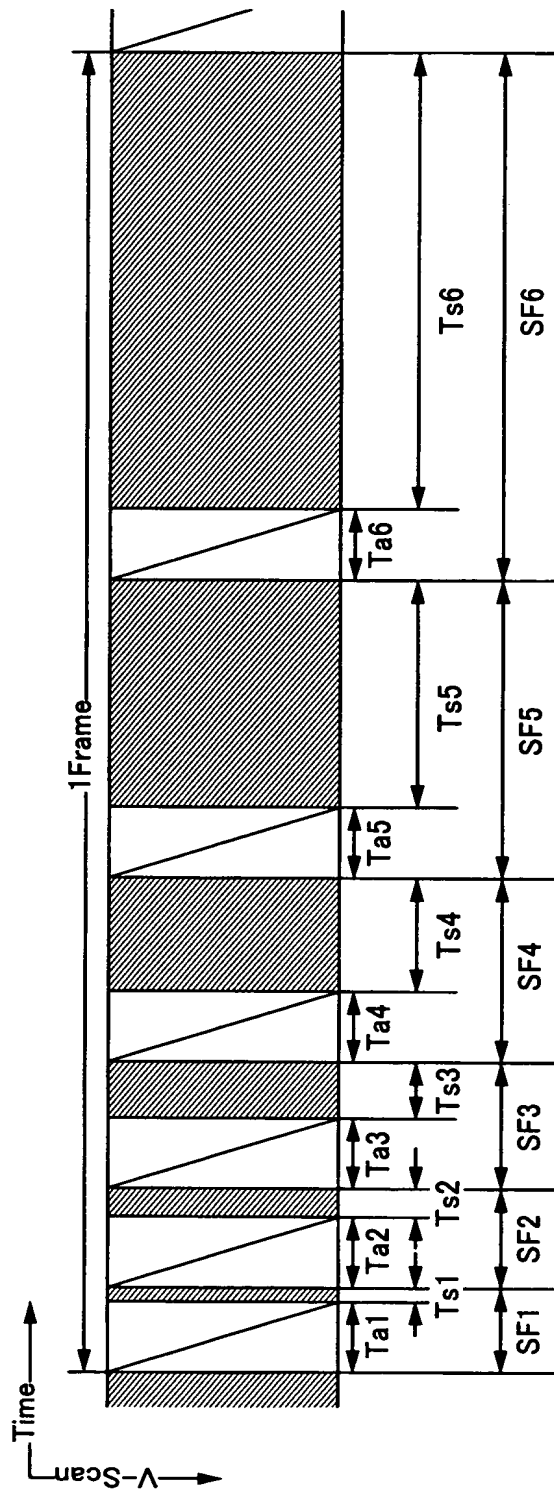
【図 6】



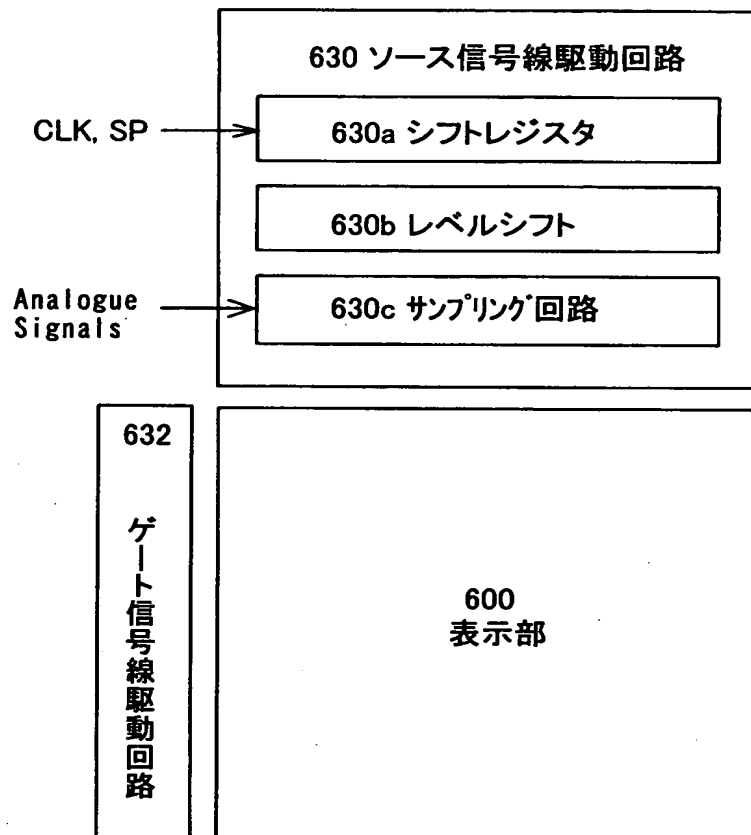
【図 7】



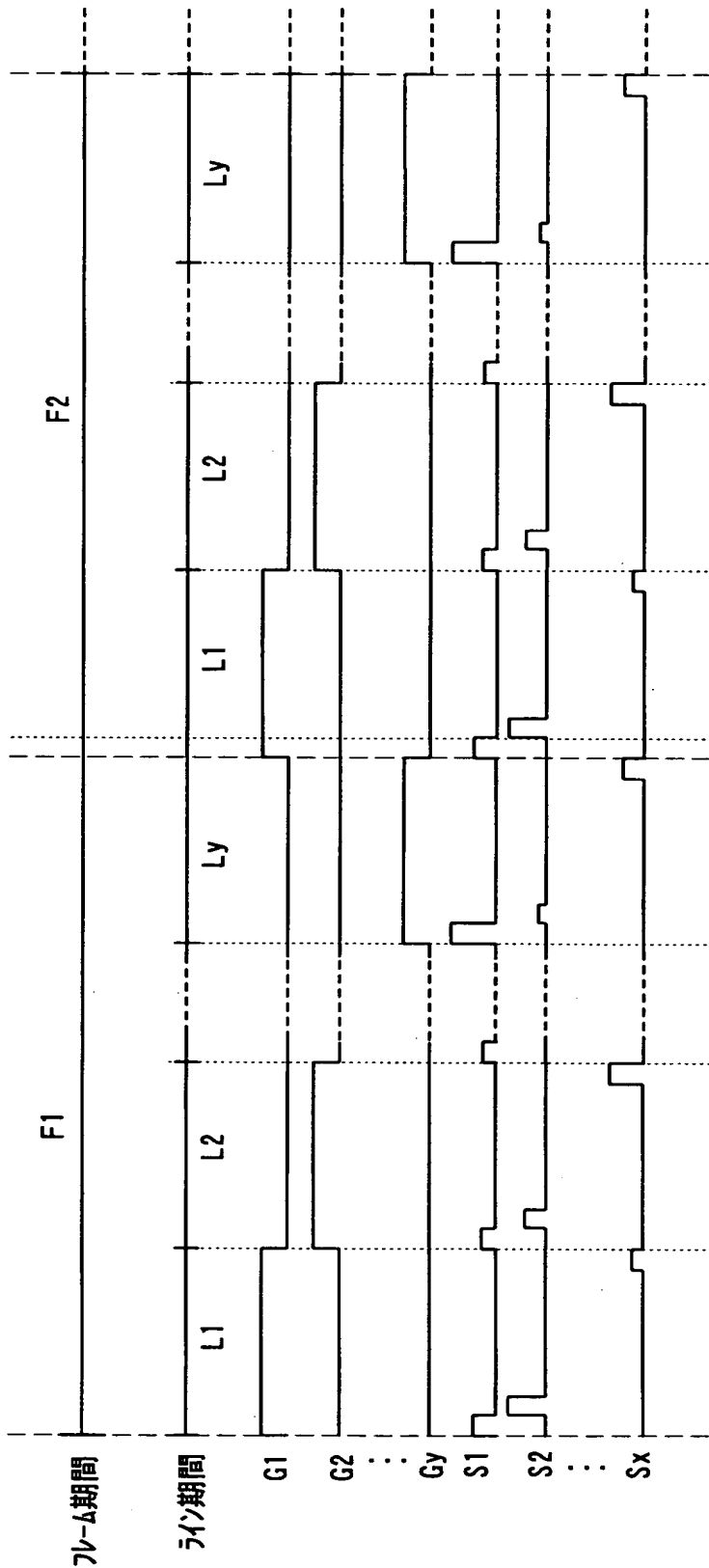
【図 8】



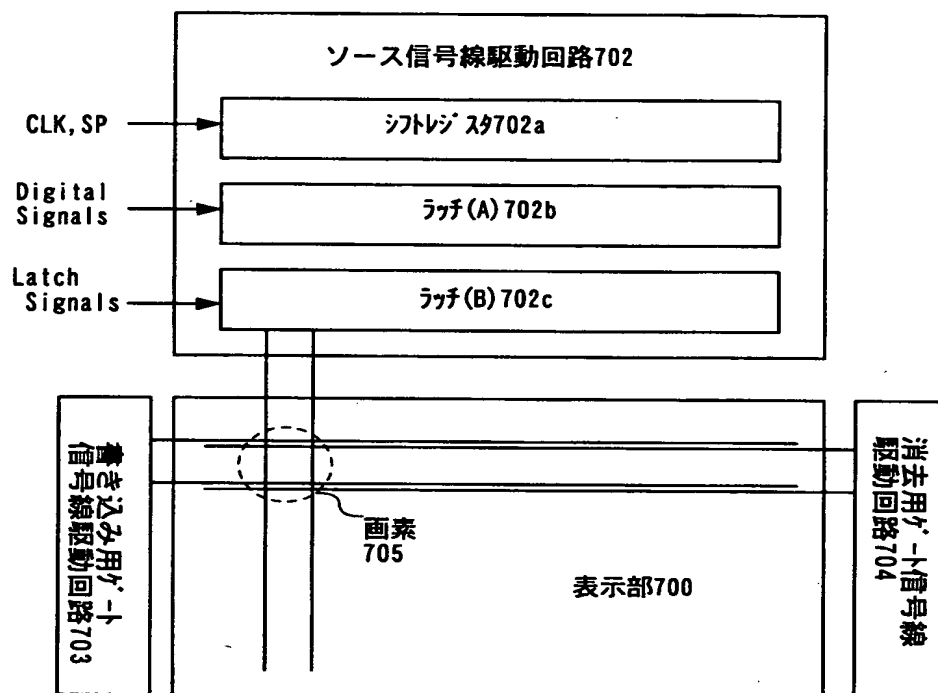
【図 9】



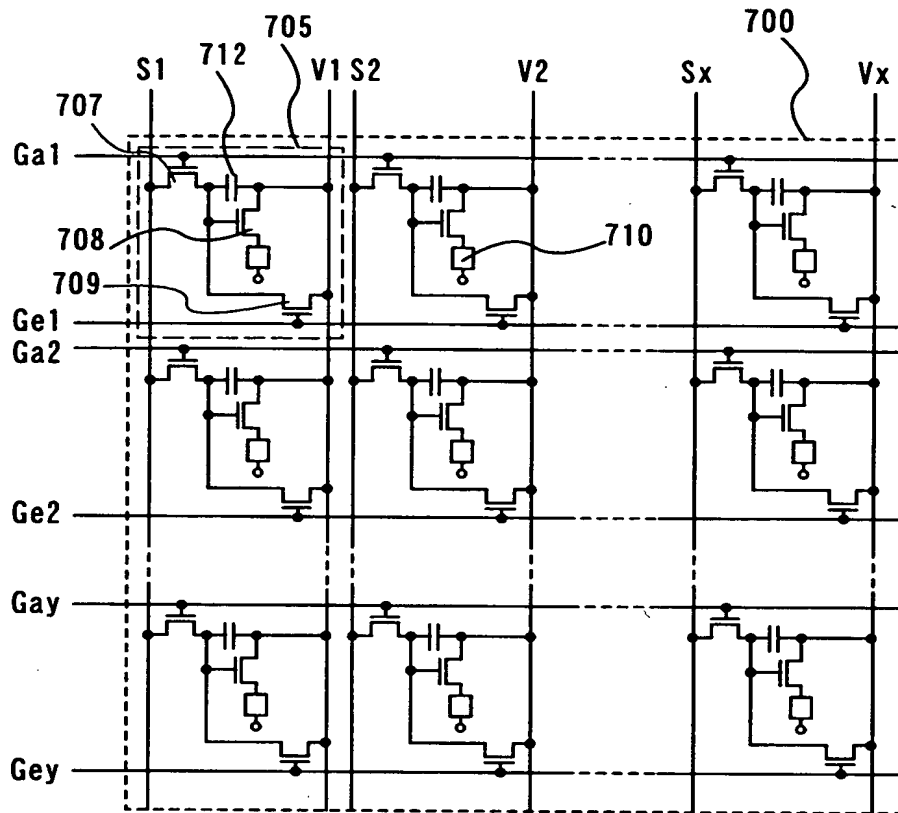
【図 10】



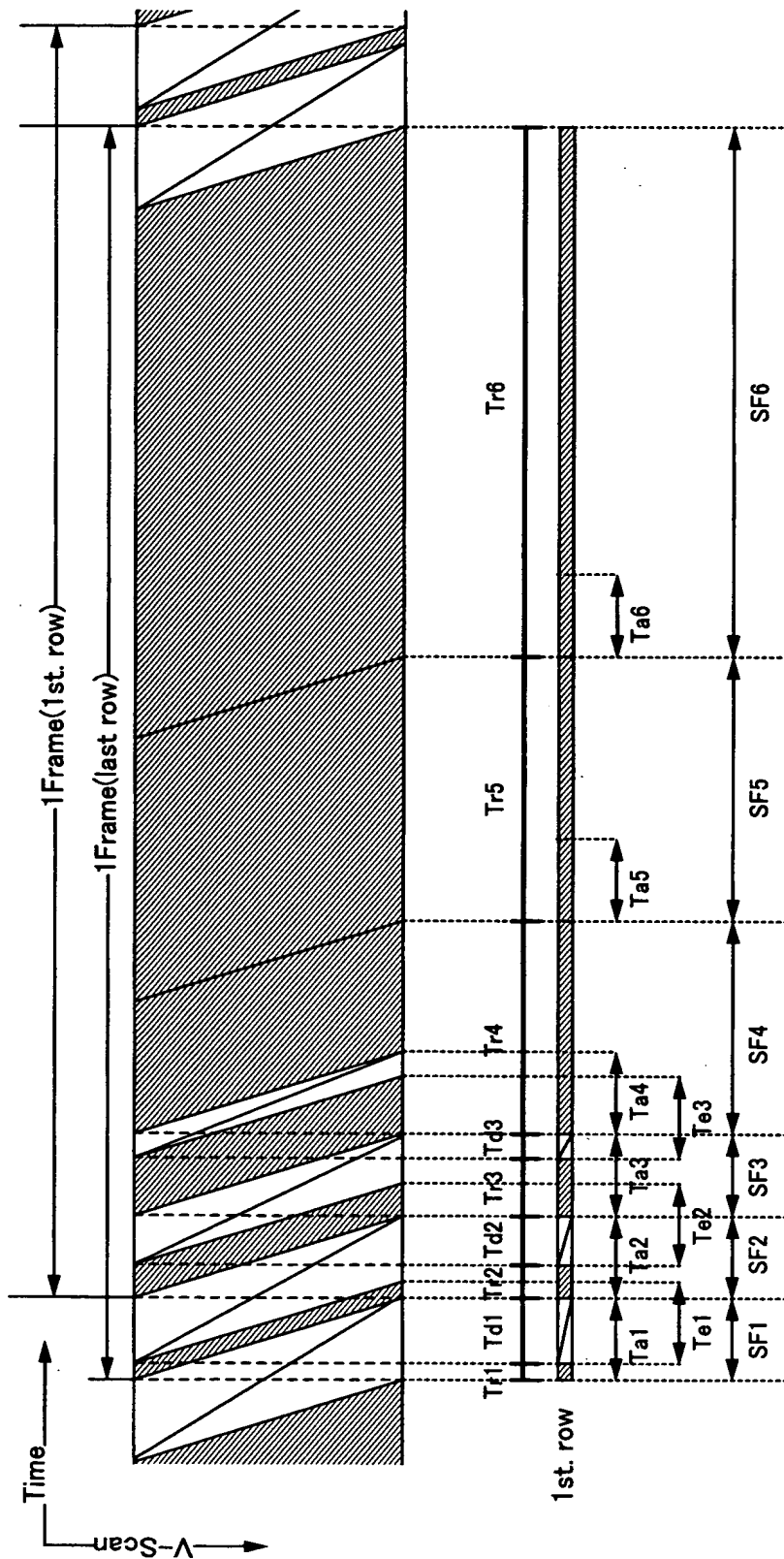
【図 1 1】



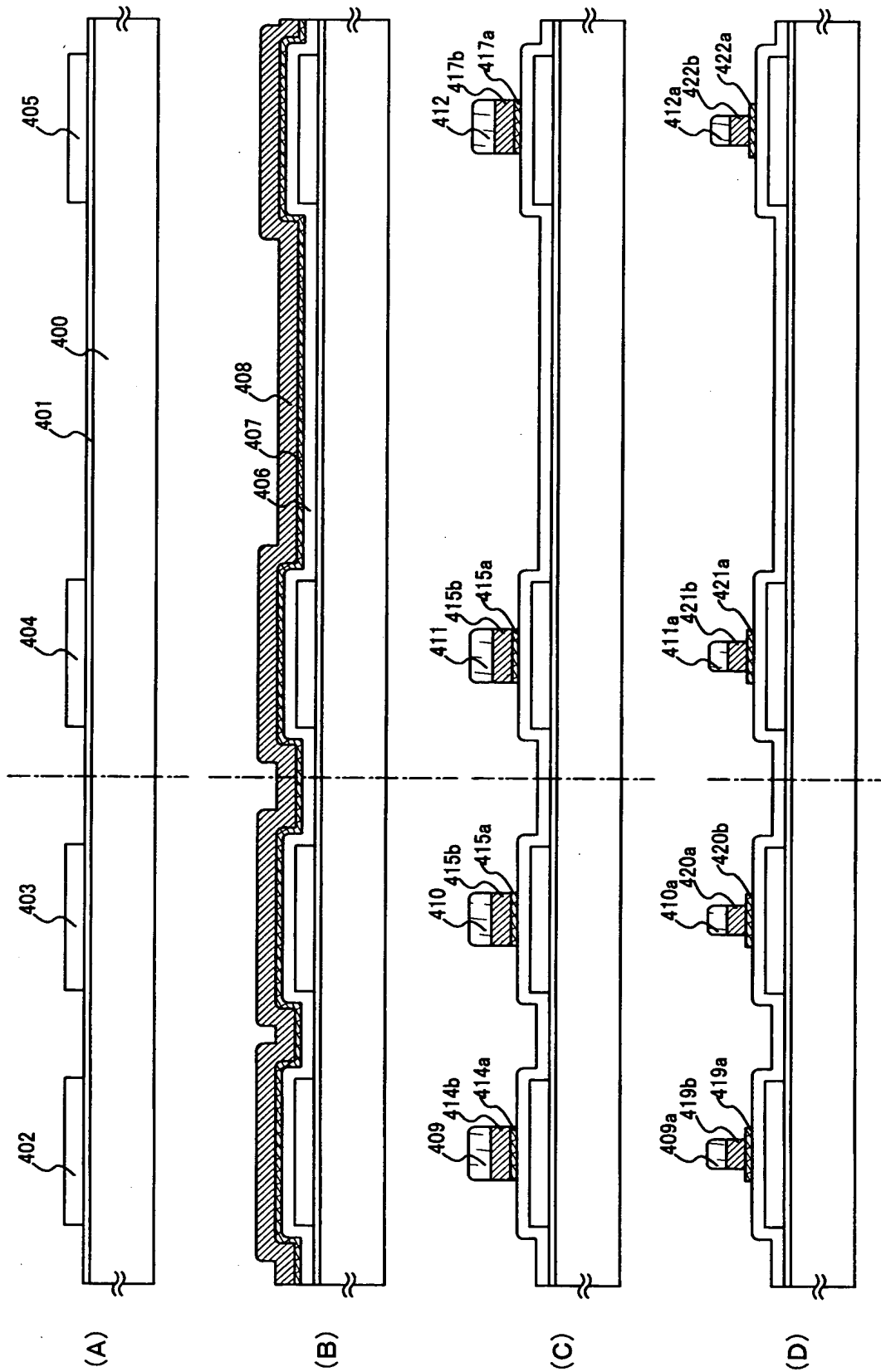
【図 1 2】



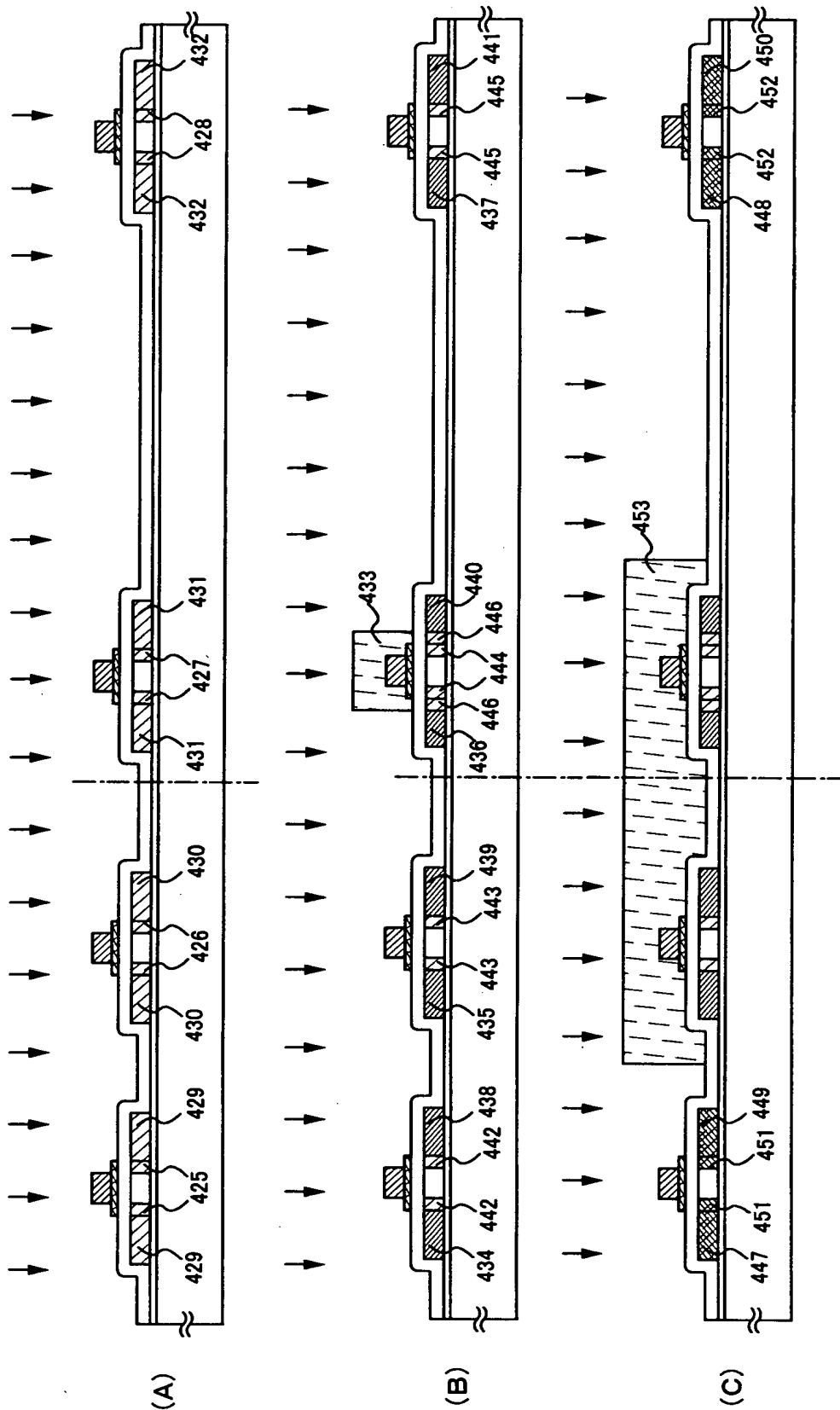
【図 13】



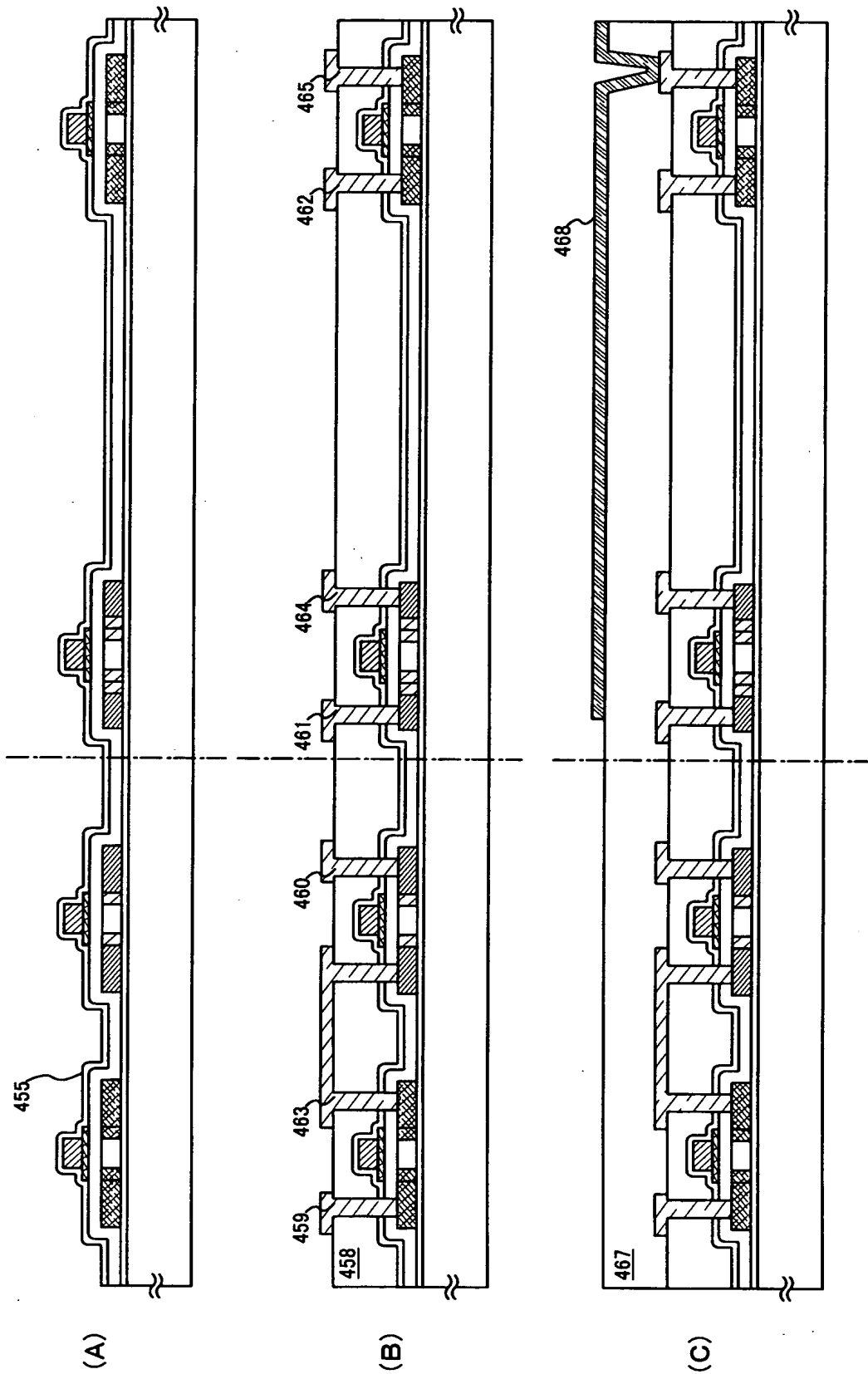
【図 1 4】



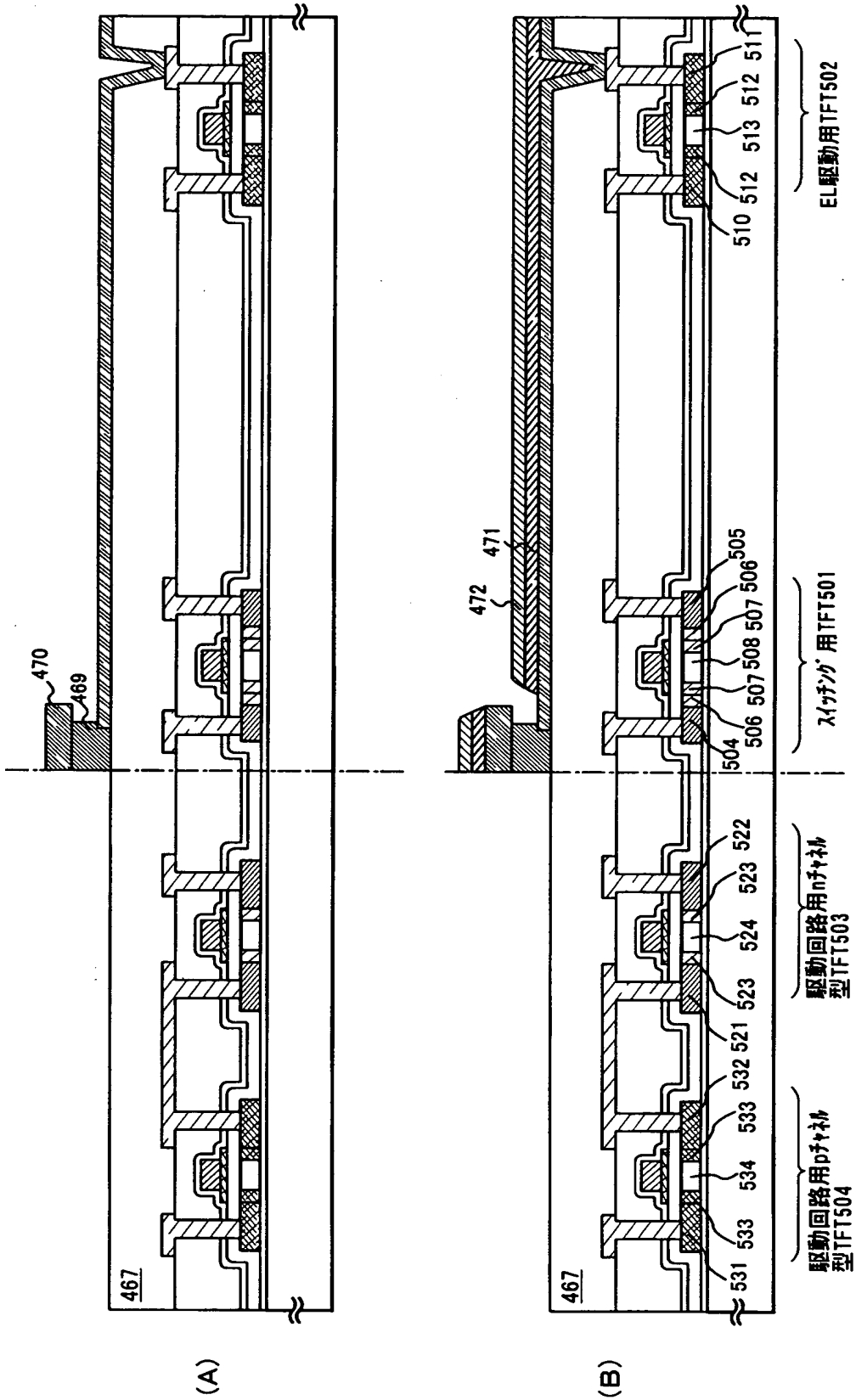
【図 15】



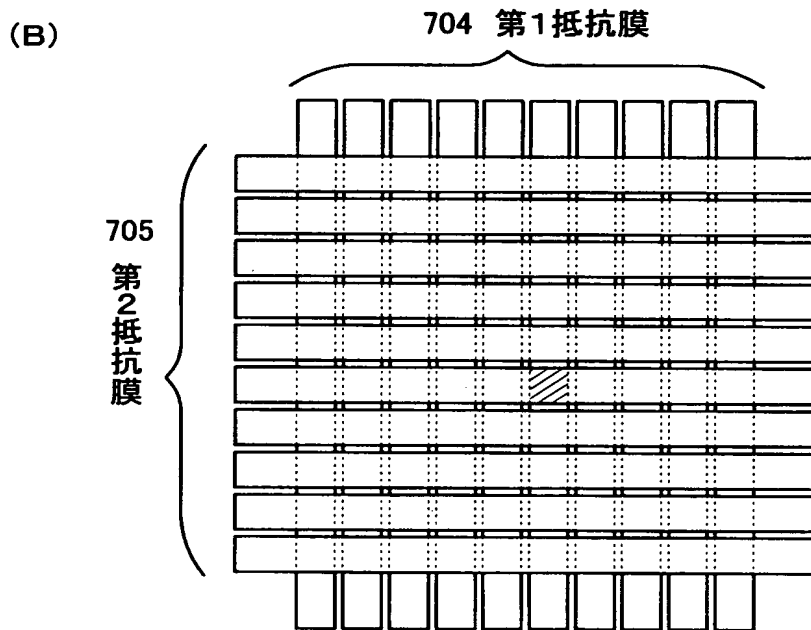
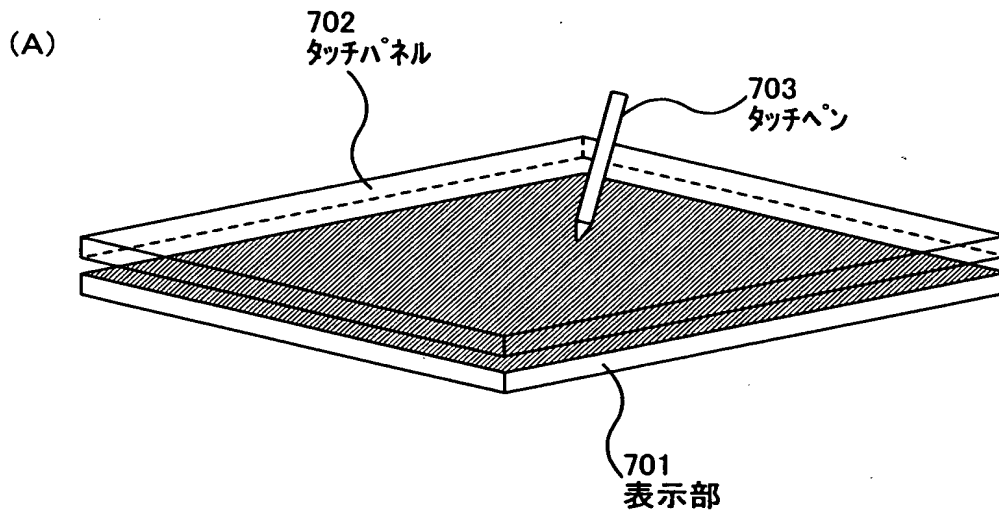
【図 1 6】



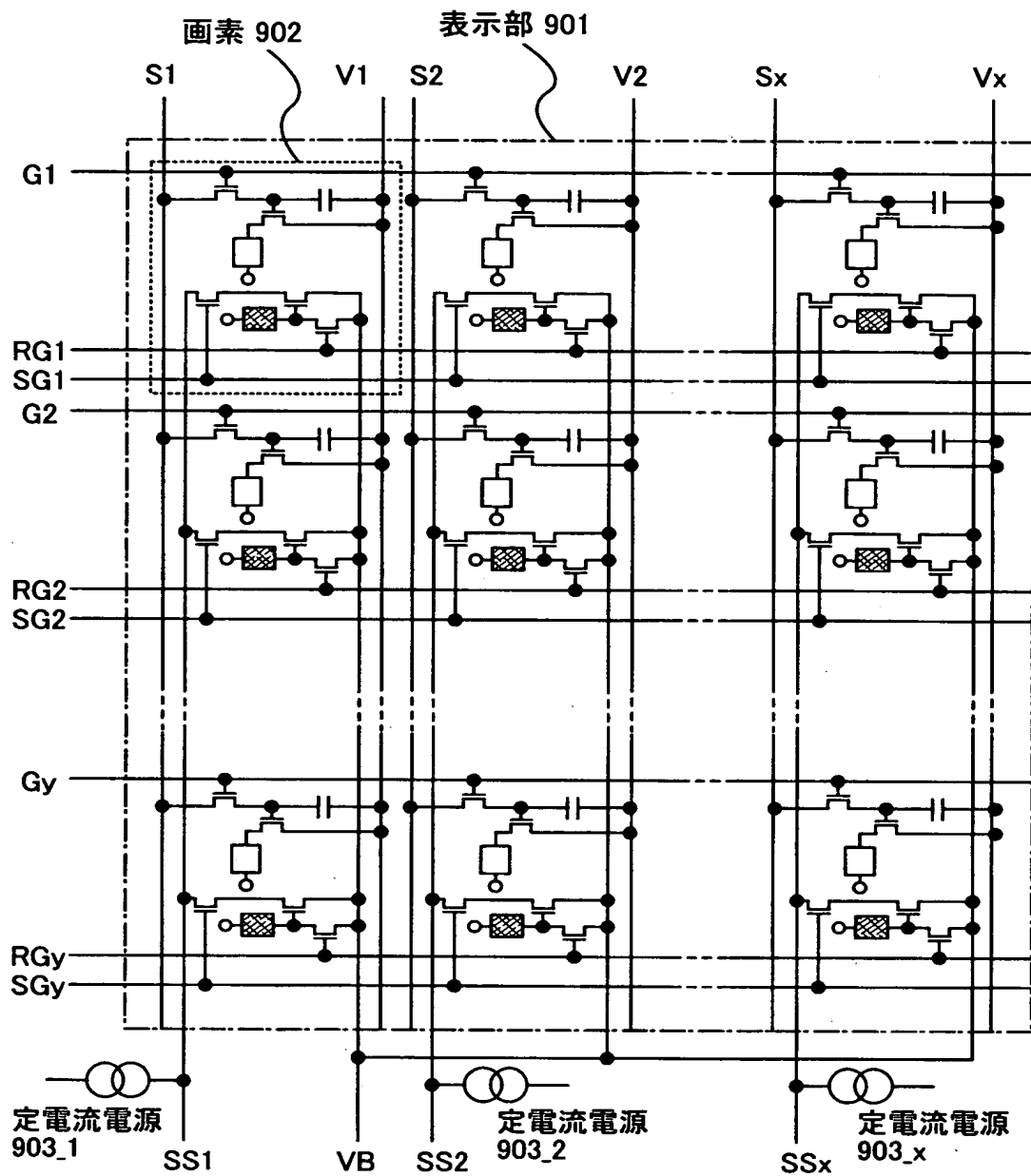
【図 17】



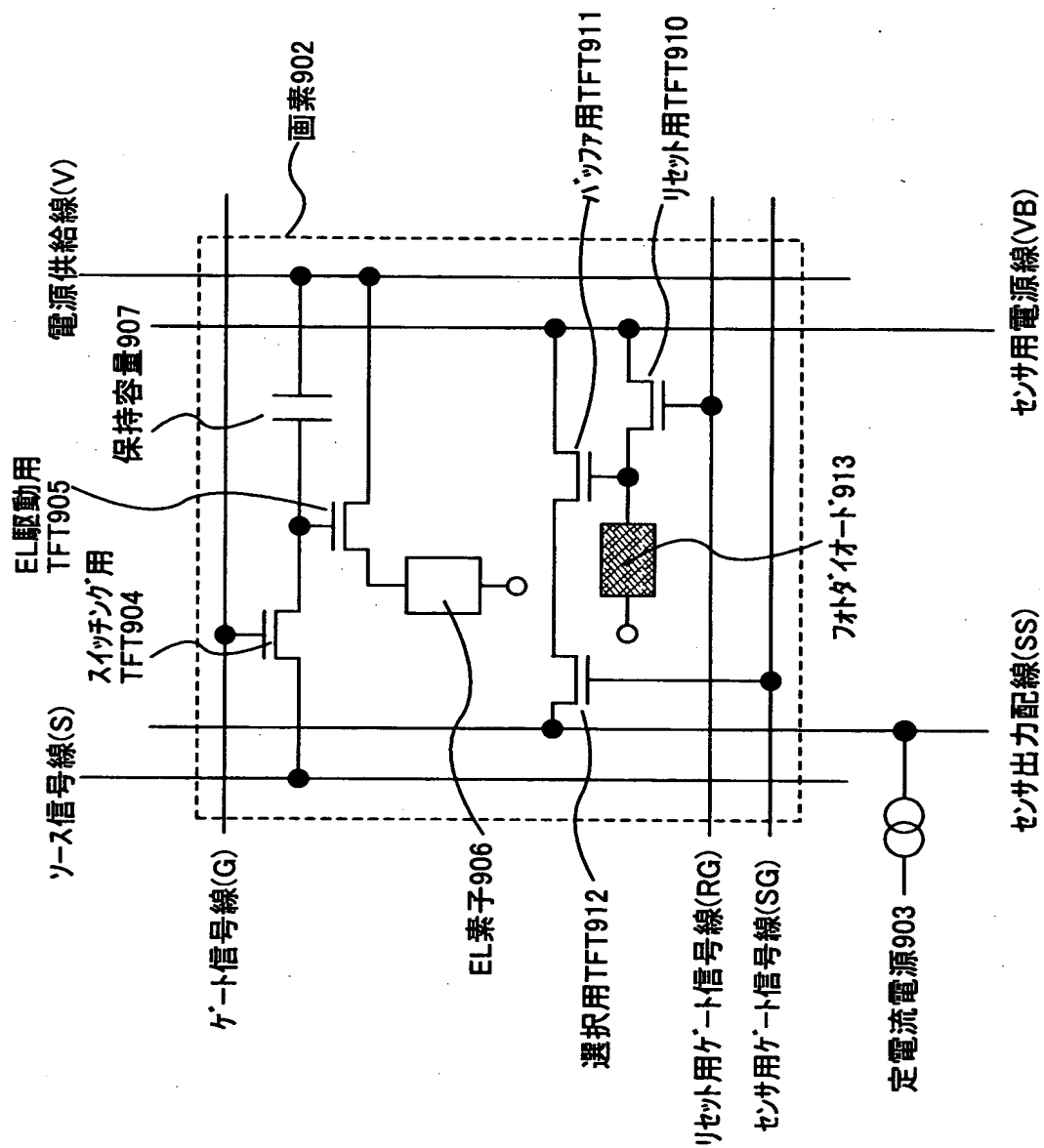
【図 1 8】



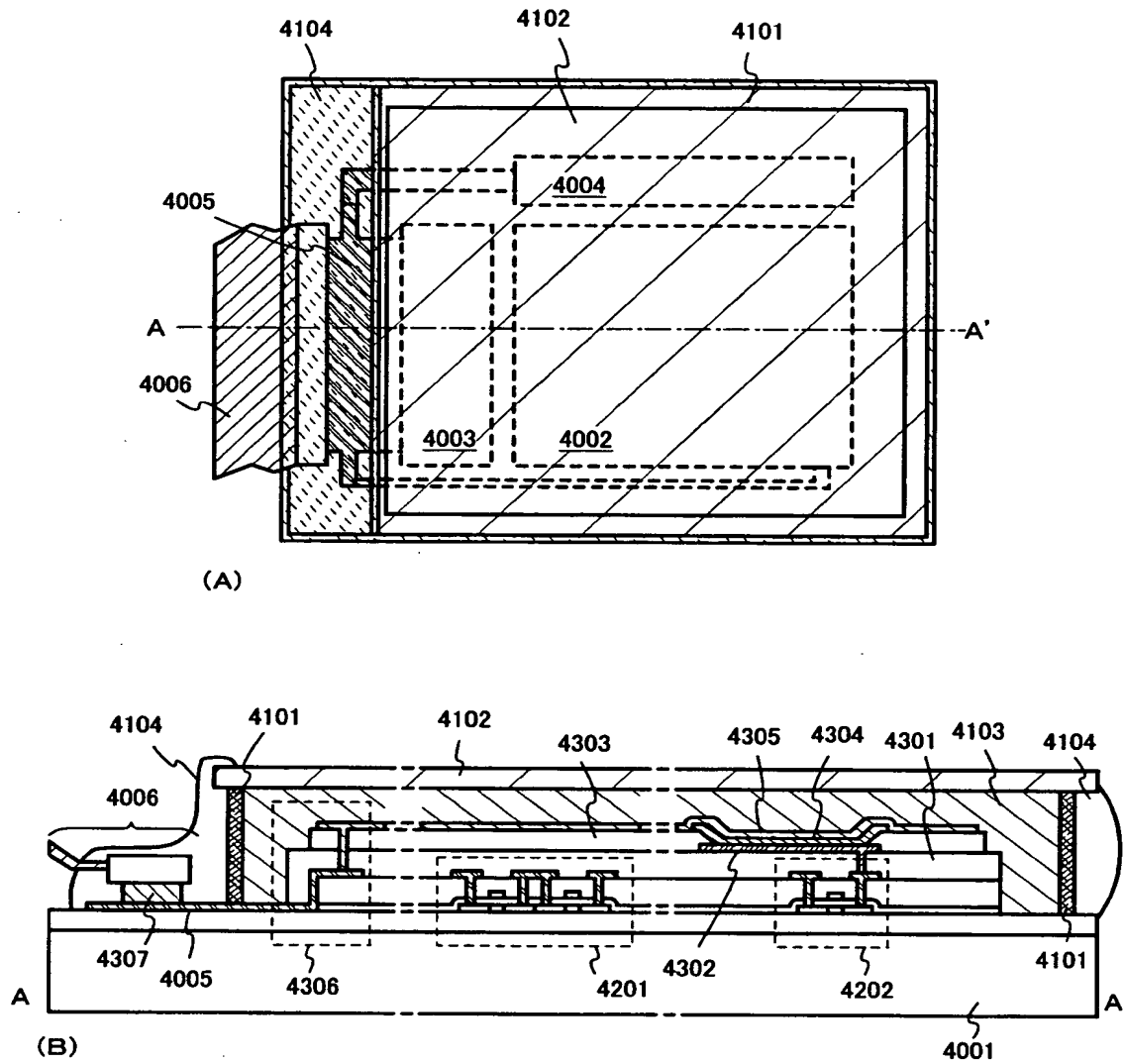
【図 1 9】



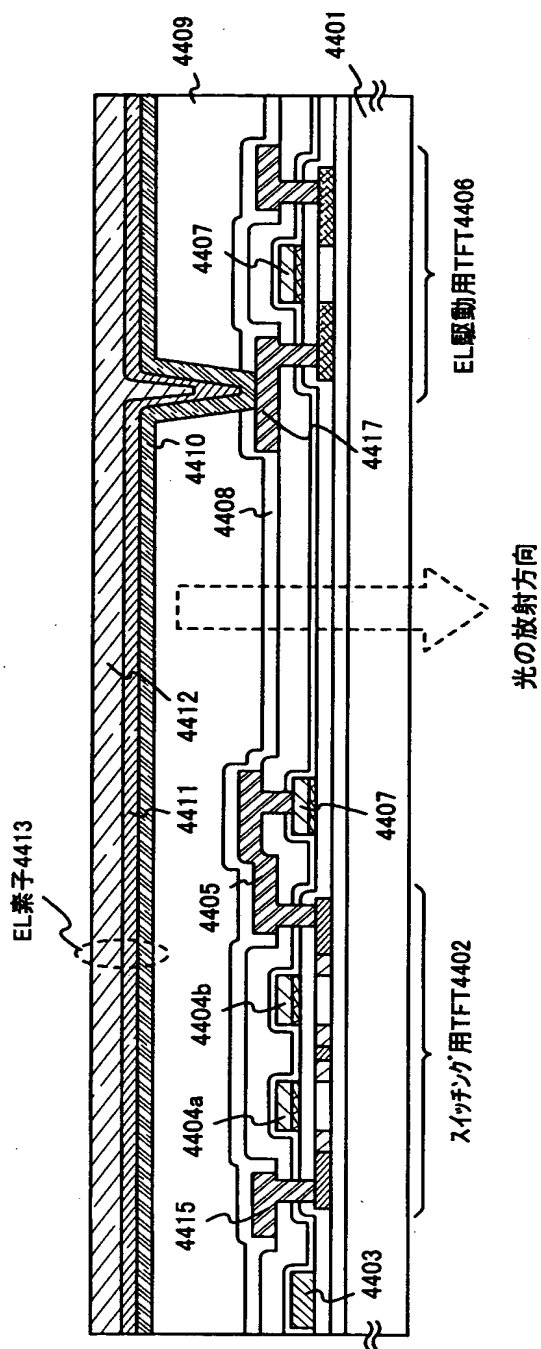
【図 20】



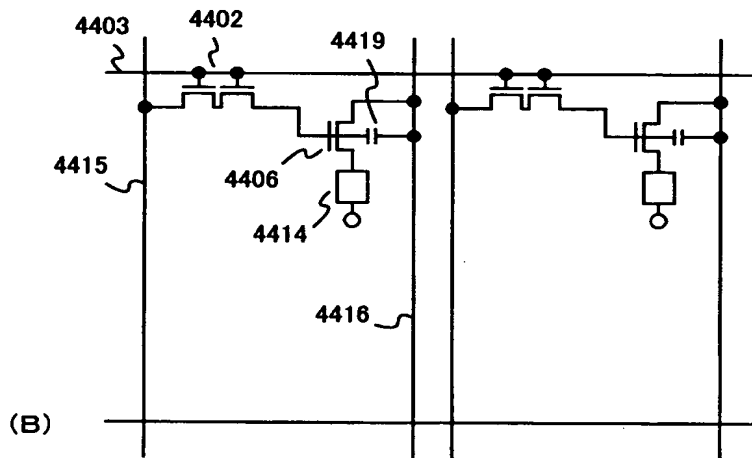
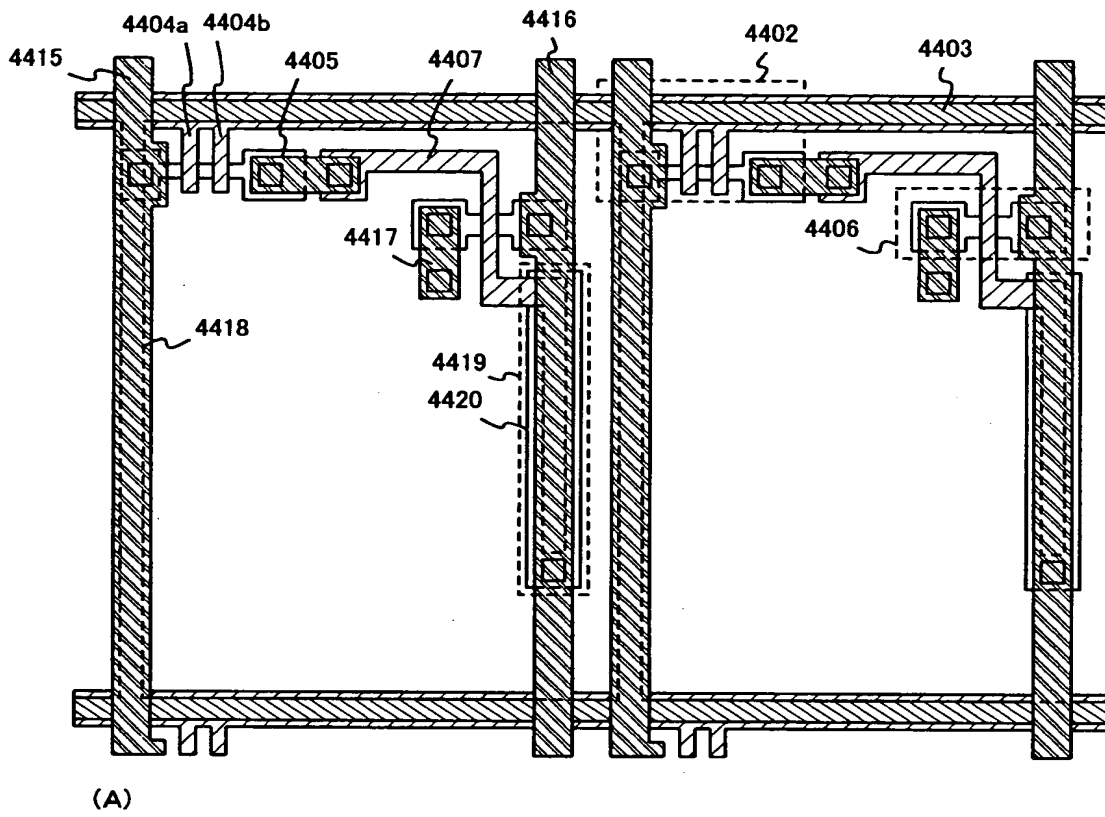
【図 2 1】



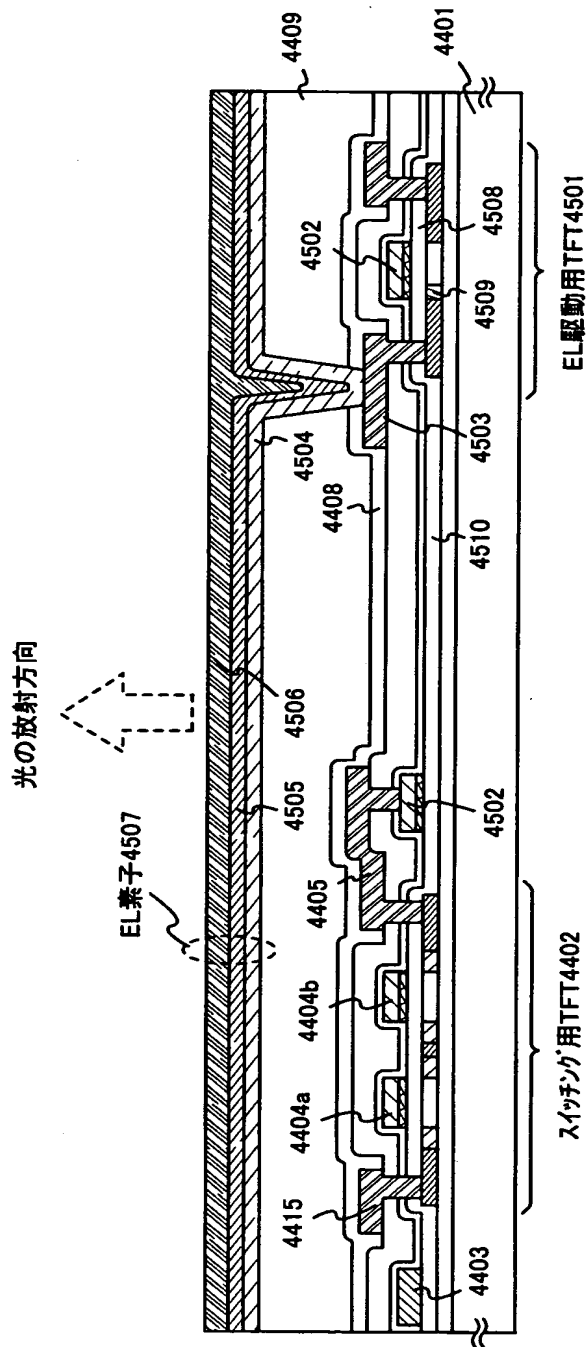
【図 2 2】



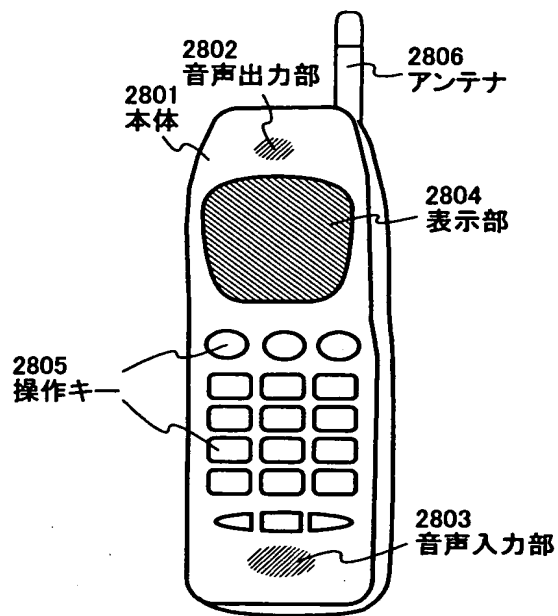
【図 2 3】



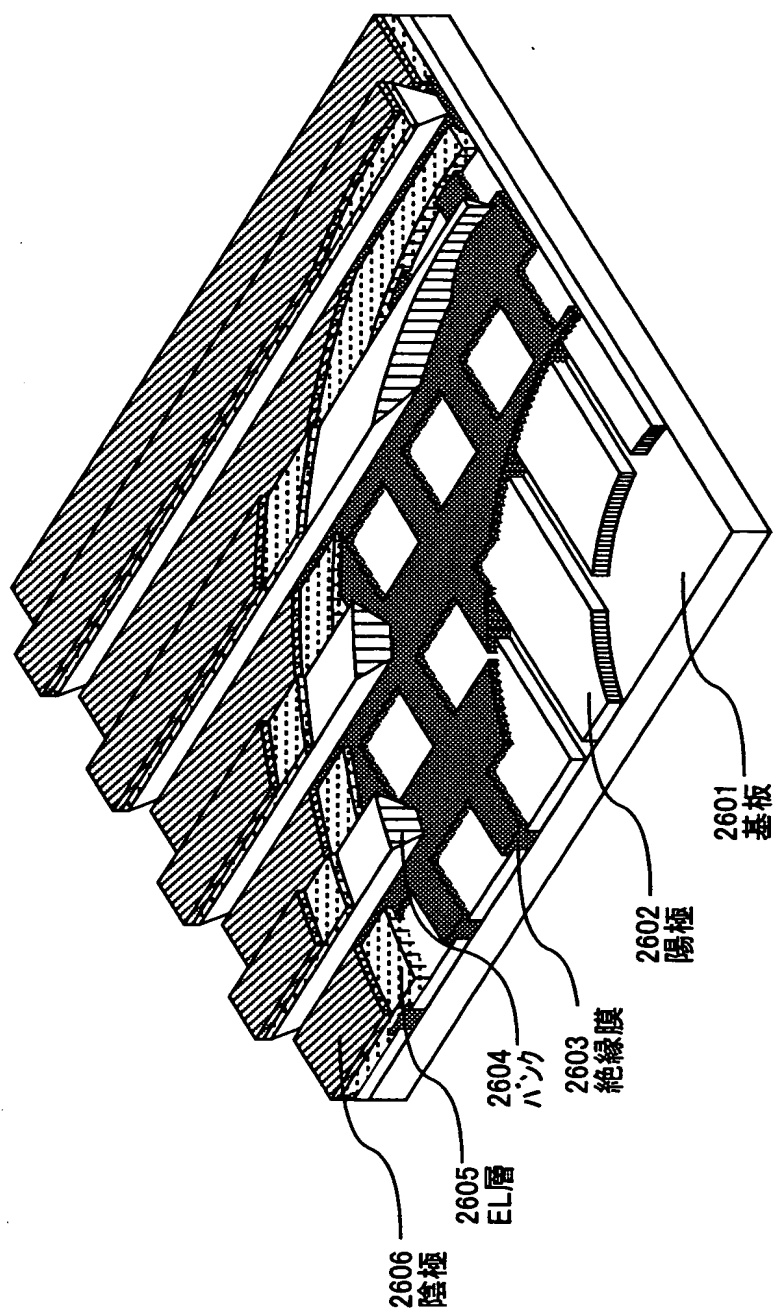
【图 24】



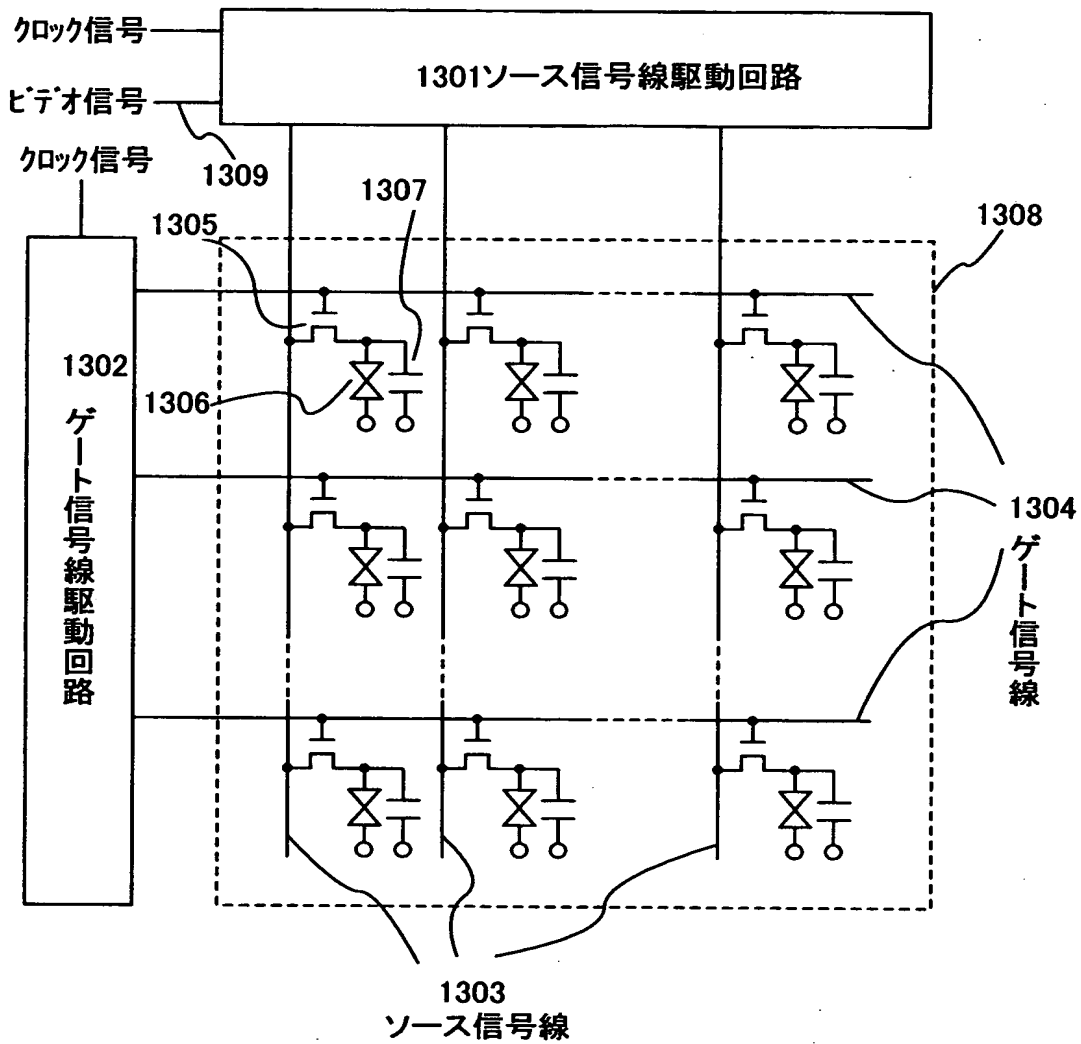
【図 2 5】



【図 2 6】



【図 2 7】



【書類名】 要約書

【要約】

【課題】 使い勝手の良い電子機器を提供する。

【解決手段】 表示部と、音声入力部と、音声出力部と、操作キーとを有し、電話として機能する電子機器であって、表示部は受動素子を有しており、操作キーはLEDを有しており、LEDによって表示される画像は、向きが切り替わることを特徴とする電子機器。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所